

# GaN パワー半導体スイッチを用いた誘導性エネルギー蓄積方式 パルスパワー電源の開発と高出力化に向けた課題

## DEVELOPMENT OF INDUCTIVE ENERGY STORAGE PULSED POWER GENERATORS USING GaN FET SWITCHES AND ISSUES FOR HIGH-POWER INCREASES

長尾和樹<sup>#,A)</sup>, 須貝太一<sup>B)</sup>, 徳地明<sup>B,C)</sup>, 江偉華<sup>B)</sup>  
Kazuki Nagao<sup>#,A)</sup>, Taichi Sugai<sup>A)</sup>, Akira Tokuchi<sup>B,C)</sup>, Jiang Weihua<sup>B)</sup>

<sup>A)</sup> National Institute of Technology, Oyama College

<sup>B)</sup> Nagaoka University of Technology

<sup>C)</sup> Pulsed Power Japan Laboratory Ltd.

### Abstract

We have developed pulsed power generators utilizing GaN FET semiconductor switches, which are wide-bandgap devices known for their high electron mobility and strong electric field tolerance. Their fast switching characteristics contribute to the high performance of inductive energy storage pulsed power generators. However, to further improve the performance of these generators using GaN FETs, several technical challenges must be addressed.

### 1. はじめに

半導体スイッチを用いたパルスパワー電源は、学術分野のみならず産業分野でも広く利用されるようになった[1-3]。半導体スイッチの制御可能な電力キャパシティは真空管スイッチと比較するとまだまだ小さいが、その優れた入手性、長寿命、高速動作、高繰り返し動作の実現が可能、即ち高い制御性と信頼性は産業界が求めている需要と一致している[2]。近年では半導体スイッチの進歩により、高電力容量、高速ターンオン/オフが可能な半導体デバイスが開発されている。特に、ワイドギャップ半導体の一つである SiC-MOS FET は、その特徴からパルスパワー電源に積極的に使用されている。また近年では、従来の半導体材料である Si 半導体と SiC 半導体の長所を併せ持つ GaN 半導体の研究開発の積極的に行われている。まだまだ市販品の電圧定格は低いが、理論上は耐圧特性が高く電流容量も大きいので、パルスパワー電源に最適なスイッチングデバイスであると考えられる[4-6]。オン抵抗も低く、高速なスイッチングが可能のため、スイッチング損失が低く、高い繰り返し動作が実現可能である。一方で、GaN 半導体の高速なターンオン/オフ時に発生する。回路インダクタンス $L$ が小さくても $dI/dt$ が大きく、結果的に大きなサージ電圧が発生し、このサージは電力キャパシティを制限、信頼性の低下に繋がる[7]。

我々は GaN FET を用いた誘導性エネルギー方式のパルスパワー電源の開発を行ってきた[7-9]。ここではこれまで開発してきた GaN FET デバイスを用いたパルスパワー電源について取り上げ、高出力化に向けた課題とパルスパワー利用の可能性についてまとめた。これらは現在積極的な開発が進められているダイヤモンド半導体においても課題になると考えられ、今後更に重要視される省エネルギー化の促進や将来的なカーボンニュートラル実現に大きく貢献すると考えている。

### 2. GaN FET のパルス特性

図 1 に示す回路において、GaN FET のパルス特性を測定し、SiC MOS FET と比較した。評価した GaN FET は、TP90H050WS (Transphorm 社製、最大 900 V、150 Apulse、オン抵抗 63 mΩ)、SiC-MOS FET は、C3M0075120D (Wolfspeed 社製、最大 1.2 kV、80 Apulse、オン抵抗 75 mΩ)である。ドライバー IC (TLP5754)から出力されるパルス信号電圧は 15 V で、1 Ωの制限抵抗を介してゲート端子に接続されている。図 2 は負荷抵抗 100 Ω、充電電圧 800 V における負荷電圧/電流の波形を示している。GaN FET の電圧立ち上がり時間は(10%-90%)は~5 ns、立ち下がり時間(90%-10%)は~21 ns であり、SiC-MOS FET (電圧立ち上がり時間~15 ns、立ち下がり時間~28 ns)よりもはるかに高速である。

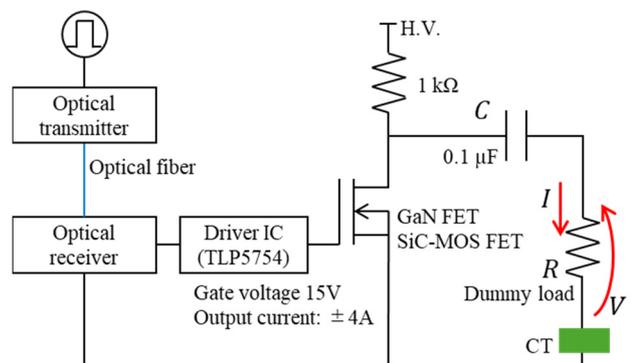


Figure 1: Experimental setup for pulsed characterization.

一方で、図 3 に示すように、負荷抵抗値が大きくなると、立ち下がり時の急峻な電流遮断により、FET の定格電圧を超えるサージ電圧がドレイン-ソース間に発生している。このとき、負荷電圧 800 V のとき、電流は 100 A であり、定格の 66%に留まっており、このサージ電圧によって電力キャパシティが制限されている。更なるパルスパワ

<sup>#</sup> k\_nagao@oyama-ct.ac.jp

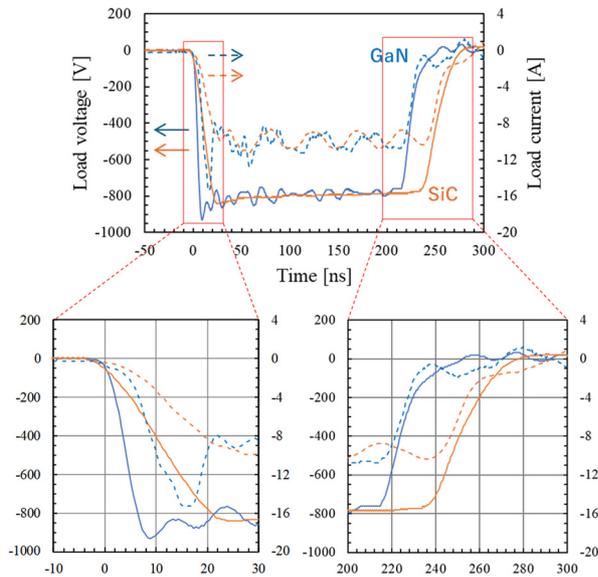


Figure 2: Typical waveforms of load voltage and current.

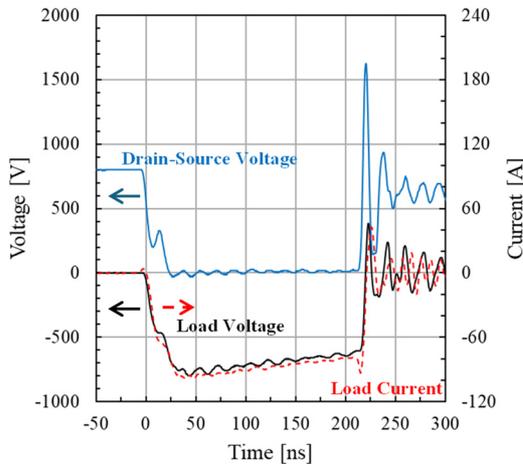


Figure 3: Waveforms of drain-source voltage and load voltage/current in GaN FET, the voltage of 800 V and dummy load of 7.5  $\Omega$ .

への利用のためには、このサージ電圧発生を抑え更なる電力キャパシティを増大させることが欠かせない。また、GaN FET の高速な電流遮断特性は魅力的であり、この特性を最大限活用するために、GaN FET をオープニングスイッチとして使用することを検討した。

### 3. GaN FET を用いた誘導性エネルギー蓄積方式パルス電源

図 4 に誘導性エネルギー蓄積方式 (IES) パルス電源を示す。GaN FET の高速なターンオフによる電流遮断特性を利用し、インダクタに磁界の形でエネルギーを蓄積し、そのエネルギーが最大 (インダクタ電流が最大) となるタイミングで負荷抵抗へエネルギーを放出する。このとき負荷への電流は  $\tau = L/R$  の時定数で指数関数的に減少し、負荷の両端電圧はインダクタ電流の時間変化率  $dI/dt$  となる。

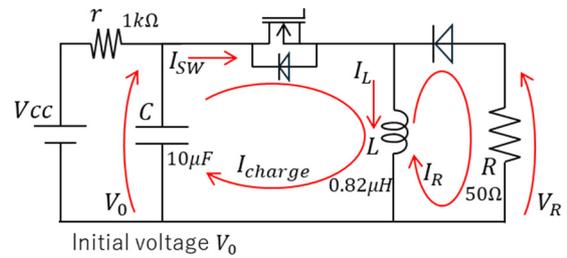


Figure 4: Experimental setup for IES pulsed power circuit.

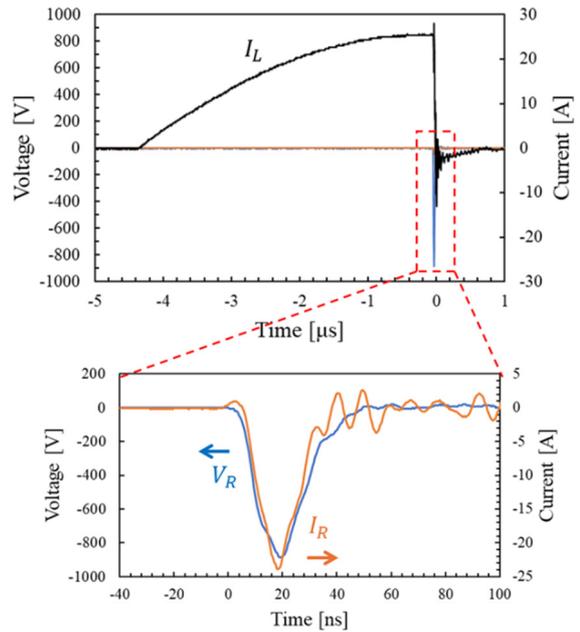


Figure 5: Typical waveforms of inductor current, load voltage, and current.

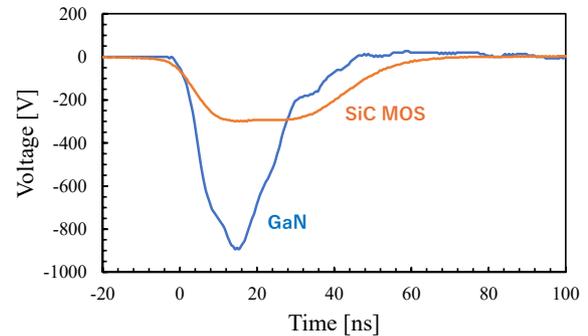
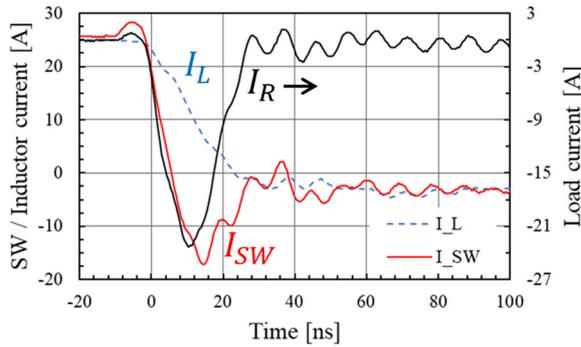
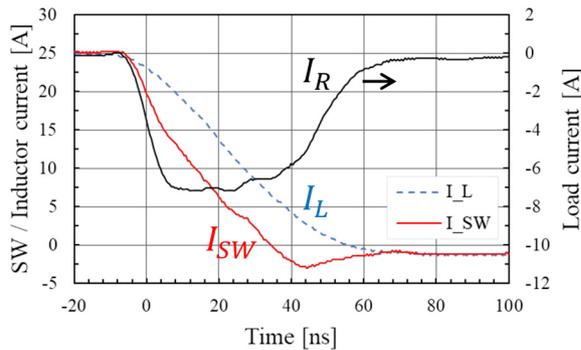


Figure 6: Waveforms of output voltage comparison with GaN FET and SiC MOS FET.

図 5 に典型的な IES パルス電源の波形を示す。負荷抵抗は 50  $\Omega$  を用いた。コンデンサの初期電圧  $V_0$  が  $\sim 9$  V 時、インダクタ電流  $I_L$  の最大値は  $\sim 25$  A、負荷電圧は  $\sim 900$  V が得られた。フラットトップ部はないが、立ち上がり/立ち下がり時間が  $\sim 15$  ns、パルス幅  $\sim 20$  ns の高電圧パルスが得られた。SiC MOS FET と比較した負荷電圧波形を図 6 に示す。このとき、インダクタ電流  $I_L$  の最大値を  $\sim 25$  A とした。GaN FET の高速な立ち下がり特性によ



(a) GaN FFET



(b) SiC MOS FET

Figure 7: Waveforms of Drain-Source current, inductor current, and load current.

り、電流が急峻に遮断され、負荷へ大電流が投入される。このときのエネルギー効率(出力電圧と入力電圧の比)は97%に達した。その結果高速に立ち上がり、短パルス、高電圧なパルスが出力されたと考えられる。一方で、SiC MOS FETも高速なスイッチング速度を持つが、その特性はGaNFETと比較すると遅い。そのため、遮断時間が長く続き、負荷へ全電流が流れず、ゆっくり投入されるため高電圧なパルス出力が出来なかったと考えられる。このときのエネルギー効率は~30%に留まった。

図7にスイッチ遮断時の各所の電流時間変化を測定した。GaNFETでは電流が急速に遮断され、インダクタへ蓄積されたエネルギーが一気に負荷へ投入されていることが確認できる。そのため、高速な電流の時間変化 $di/dt$ が大きくでき、結果的に高出力、単パルスでかつ高効率を実現できたと考えられる。また、これらの傾向はLt-spiceによる回路シミュレーションにおいても確認できた。

#### 4. まとめと GaN FET 利用を見据えた課題

我々は、従来のSi半導体スイッチとSiC半導体スイッチの良いところ取りした特性をもつGaNFETを用い、誘導性エネルギー蓄積方式のパルス電源を開発してきた。高速なスイッチング特性による電流遮断が可能な点を利用し、インダクタに磁界の形でエネルギーを蓄積する誘導性エネルギー蓄積方式のパルス電源を開発した。SiC MOS FETの場合と比較すると、高速な電流遮断に起因する高電圧、短パルス出力を高いエネ

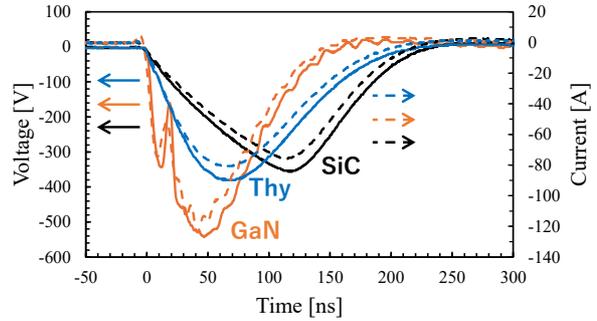


Figure 8: Waveforms of Drain-Source current, inductor current, and load current.

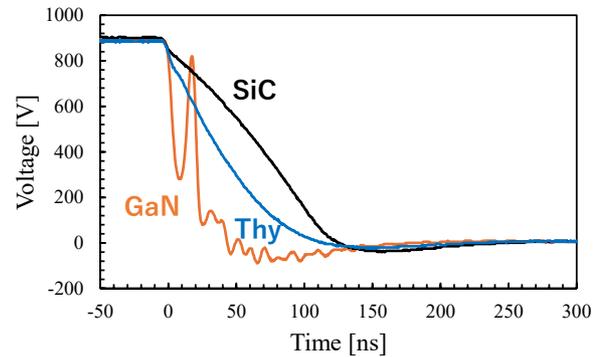


Figure 9: Waveforms of Drain-Source voltage.

ルギー効率で発生可能である。また、電流重量によるパルス整形も可能であり、パルス電源へのGaNFET利用の可能性が広まった。

一方で、GaNFETの最大定格によって電圧の上限が定まってしまうと、今後の技術開発によって更なる高電圧での利用が見込まれるが、制御可能な制御容量はまだ小さい。また、ターンオフ時の高速な電流遮断によって発生する定格のサージ電圧は制御可能な電力容量を更に縮小してしまっている。サージ電圧の大きさは $L \cdot di/dt$ とインダクタンスと電流の時間変化で決まるわけであるが、回路インダクタンスの低減は、構造や絶縁の点で限界があり、電流の時間変化を小さくするとGaNFETの高速スイッチングの魅力が大きく失うものである。回路インダクタンスの低減とゲート駆動回路の最適化、両者の片方だけに依存せずバランス良く最適化を行うことでサージ発生を抑えることが理想的であると考えられる。

また、電圧/電力容量を稼ぐために半導体スイッチを多直多並列することがあるが、その多直多並列されたGaNFETスイッチをON/OFFする際にも注意が必要と考えられる。特に、高電圧回路サイドの時定数が大きい場合は大きな影響は考えられにくい、特に時定数が短く、スイッチONと同時に大電流が流れたり、OFFと同時に高電圧が加わったりしてしまう場合には、スイッチのON/OFFのタイミングのズレはスイッチに大きなストレスが加わり、最終的に故障につながる。一方で、抵抗とコンデンサで構成されるスナバ回路を挿入すると、立ち上がり立ち下りを遅らせることで、スイッチングのズレを吸収するものがあるが、これもGaNFETの魅力半分を減らすものである。

ここまで課題となる点を述べたが、やはり最大の問題、懸念はターンオフ時のサージ電圧であり、我々もこの問題の解決には至っていない。一度 ON した GaN FET を蓄積した電荷がなくなるまで OFF しない、サイリスタのように使用することで、フル定格に近い状態での利用が可能なることを確認した。図 8 に示す回路(高圧側コンデンサ  $C$  を 10 nF、負荷抵抗  $R$  を 5  $\Omega$ 、充電電圧 900 V)で行った。GaN FET (TP90H050WS、最大 900 V、150 Apulse)と SiC-MOS FET(C3M0075120D、最大 1.2 kV、80 Apulse)、サイリスタ(IXHH40N150HV、最大 1.5 kV、7.6 kApulse)の 3 種類で比較を行った。各素子の特性が異なるため単純に比較は出来ないが、図 9 に示すように優れた特性が得られている。高速なターンオンによりスイッチングでの損失も少なく、負荷へ多くのエネルギーが投入されており、サイリスタのように割り切って使用しても十分な利用可能性が示された。また GaN FET では誤点弧が発生しており(図 9)、ゲート駆動回路の最適化は必須である。低電圧誤動作防止機能(UVLO)を有するドライバー IC の利用も誤点弧を防ぎ、性能を十分に発揮させる方法の 1 つであると考えている。

### 参考文献

- [1] W. Jiang *et al.*, “Pulsed Power Generation by Solid-State LTD”, *IEEE Trans. Plasma Sci.*, Vol. 42, No. 11, 2014, pp. 3603-3608.
- [2] T. Sugai *et al.*, “The Effect of Scale-Up of Pulsed Corona Discharge for Treatment of Pollution Water Sprayed in Discharge Gap”, *IEEE Trans. Plasma Sci.*, Vol. 44, No. 10, 2016, pp. 2204-2210.
- [3] H. Umeda *et al.*, “Direct-Drive Oscillation of KrF Excimer Laser Using Pulsed Power Generator Based on LTD”, *IEEE Trans. Plasma Sci.*, Vol. 49, No. 12, 2021, pp. 3892-3896.
- [4] L. M. Redondo, and J. F. Silva, “Repetitive High-Voltage Solid-State Marx Modulator Design for Various Load Conditions”, *IEEE Trans. Plasma Sci.*, Vol. 37, No. 8, 2009, pp. 1632-1637.
- [5] J. W. Baek *et al.*, “Solid State Marx Generator Using Series-Connected IGBTs”, *IEEE Trans. Plasma Sci.*, Vol. 33, No. 4, 2005, pp. 1198-1204.
- [6] Y. He *et al.*, “Solid-State Spiker-Sustainer Circuit Consisting of PFN and SOS”, *IEEE Trans. Plasma Sci.*, Vol. 52, No. 1, 2024, pp. 120-125.
- [7] 大根田 裕樹 他, 「GaN パワー半導体を用いたパルスパワー電源の高出力化に向けた基礎研究」, 電気学会論文誌 A, Vol.144, No.12, 2024, pp.430-436.
- [8] 長尾 和樹 他, 「GaN パワー半導体を用いた IES-パルスパワー電源の特性評価」, R6 年度電気学会 A 部門大会, 4-F-a2-6, 2024.
- [9] 長尾 和樹 他, 「GaN パワー半導体を用いたパルスパワー電源の高出力化に向けた基礎研究」, R7 年度電気学会全国大会講演論文集, 1-085, 2025.