

J-PARC リニアックの 972-MHz デジタルシステム更新時のための実証試験 DEMONSTRATION OF 972-MHz DIGITAL FEEDBACK AND FEEDFORWARD SYSTEM UPDATE FOR J-PARC LINAC

二ツ川健太 ^{*,A) B)}, Ersin Cicek ^{A) B)}, Osman Emre Delialioglu ^{B)}, 方志高 ^{A) B)},
福井佑治 ^{A)}, 溝端仁志 ^{A)}, 中野秀仁 ^{C)}, 佐藤福克 ^{D)},
Kenta Futatsukawa ^{*,A) B)}, Ersin Cicek ^{A) B)}, Osman Emre Delialioglu ^{B)}, Zhigao Fang ^{A) B)},
Yuji Fukui ^{A)}, Satoshi Mizobata ^{A)}, Hideto Nakano ^{C)}, Yoshikatsu Sato ^{D)}
^{A)} High Energy Accelerator Research Organization
^{B)} SOKENDAI
^{C)} Japan Atomic Energy Agency
^{D)} NAT Corporation

Abstract

At the J-PARC LINAC, the digital feedback and feedforward (DFB&FF) system within the low-level radio frequency (LLRF) control system plays a critical role in maintaining high-precision cavity fields. While all 324-MHz stations have been successfully upgraded with digitizer boxes or μ TCA.4-based systems, the 972-MHz stations still rely on the original cPCI-based system installed during construction. To evaluate the feasibility of future upgrades, a cPCI analog board and a digitizer box were provisionally implemented at the ACS21 station. The control software operated successfully, achieving amplitude and phase stability of $\pm 0.10\%$ and ± 0.07 deg., respectively, under no-beam conditions. Achieving amplitude and phase stability were $\pm 0.8\%$ and ± 0.2 deg. during nominal two-bunch beam operation, respectively. Even under beam thinning conditions, significant improvements in field stability were observed. These results indicate that upgrading the DFB&FF system in the 972-MHz stations could lead to improved beam quality for injection into MR.

1. はじめに

大強度陽子加速器施設 J-PARC (Japan Proton Accelerator Research Complex) は、世界最高クラスの陽子ビーム強度を誇る加速器施設であり、最先端の研究が行われている。J-PARC の加速器は、400-MeV リニアック (LINAC)、3-GeV (Rapid-Cycling Synchrotron, RCS) および 30-GeV 陽子シンクロトロン (Main Ring synchrotron, MR) で構成されている。加速された高強度陽子ビームは、物質・生命科学 (Materials and Life science experimental Facility, MLF)、ニュートリノ (Neutrino experimental facility, NU)、ハドロン (Hadron experimental facility, HD) の各実験施設に供給されている [1]。

リニアックは、イオン源でピーク電流 50 mA という大電流の負水素 (H^-) イオンを生成して、加速空洞でビームとして加速している。リニアックに実装されている加速空洞は、共振周波数が 324 MHz と 972 MHz のものに大別される。324-MHz の加速空洞は、空洞の構造が違う 3 種類あり、上流から 1 式の RFQ (Radio Frequency Quadrupole linac)、3 式の DTL (Drift Tube Linac)、16 式の SDTL (Separate-type DTL) となる。972-MHz の加速空洞は、21 式の ACS (Annular-ring Coupled Structure linac) の構造が採用されている。

LINAC では、加速空洞に加えてバンチャおよびデバンチャを含む全 49 ステーションに対し、高周波 (Radio Frequency, RF) を制御するために低電力高周波制御 (Low-Level RF, LLRF) システムが導入されている。この LLRF システムの機能の中で、マクロパルス内の空

洞電界を一定に保つための重要な役割は、FPGA (Field-Programmable Gate Array) 内に実装されたデジタル・フィードバック&フィードフォワード (DFB&FF) システムが担っている。建設時に導入された cPCI (compact Peripheral Component Interconnect) ベースの DFB&FF システムは長らく使用されたが、主要部品の製造中止により維持が困難となり、次世代システムへの更新が急務となっている。この状況に対して、デジタイザボックスや μ TCA.4 ベースの新たな DFB&FF システムを開発し、2020 年以降、324-MHz ステーションへの段階的な導入を進め、2021 年までに全 24 式のデジタル系更新を完了した [2,3]。一方で、972-MHz ステーションの DFB&FF システムの更新は、予算上の制約から依然として実施の目処が立っていない。本件では、972-MHz の DFB&FF システムを更新した場合にデジタル系で本質的な問題が発生するか否かを確認するため、ACS21 に暫定的にデジタイザボックスを実装して試験を行った。

2. 暫定的な実装

本試験は、最終加速空洞である ACS21 空洞を用いて実施した [4]。ACS21 空洞の主要なパラメータを Table 1 に示す。ACS21 ステーションでは、既存の cPCI ベースの DFB&FF システムに加えて、cPCI アナログボードとデジタイザボックスを暫定的に実装した。324 MHz の RFQ、DTL や SDTL ステーションと同様に、Fig. 1 に示すように RF およびクロックの生成、ダウンコンバータ、IQ 変調は cPCI アナログボードを活用し、DFB&FF に相当するデジタル信号処理はデジタイザボックス内の FPGA で実行した。

既存の cPCI の DFB&FF システムについては、RF 出

* kenta.futatsukawa@kek.jp

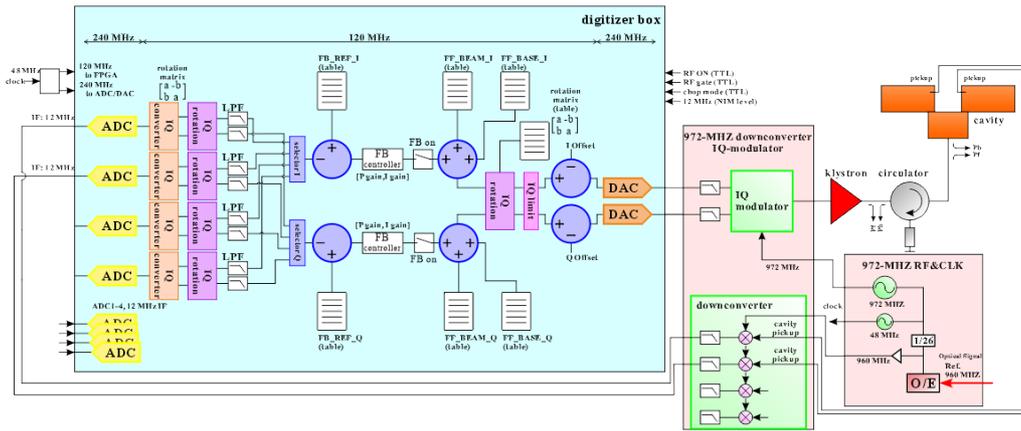


Figure 1: Schematic view of the DFB and FF test at the 972-MHz station. The system utilizes a cPCI analog module for RF and clock generation, downconverter, and IQ modulation, along with a digitizer box for DFB and FF processing.

力のみを切り離し、その他の系統は維持することで、試験前後での再現性を確保した。また、空洞ピックアップ信号は従来の cPCI システムでもデジタル化し、共振周波数を自動調整する可動チューナ制御機能を引き続き有効に保った。従って、可動チューナによる共振周波数の自動調整の機能は、本試験の対象外である。

後述する調整は、全て既存の Python プログラムを改修して実施された。それらのプログラムは、共通のモジュールファイルを読み込む構成とし、その中に DFB&FF システムの更新の有無に関する情報を記載した。各調整用のプログラムは、この情報を参照にして処理を分岐するように改造したため、将来的に DFB&FF システムを正式に更新する際にも、容易に切り替えが可能な構成に組上げた。

Table 1: Main Cavity Parameters of the ACS21 Module [4]

resonance frequency	f_0	972 MHz
shunt impedance per length	Z_{sh}	53.6 M Ω /m
averaged accelerating field	E_0	4.12 MV/m
wall loss	P_0	1.18 MW
beam loading (50 mA)	P_{beam}	0.54 MW

3. オフライン調整

3.1 ADC 回転行列の調整

通常の加速器の立上げとして、既存の cPCI を使用した状態で位相スキャンを実施し、空洞内の振幅および位相を確定させた。その後、cPCI によってフィードバックを作動させ、デジタイザボックスからの RF 出力を取り付ける前の状態で、デジタイザボックスの FPGA 内の IQ サンプリング後の回転行列の調整を実施した。ADC (Analog-to-Digital Converter)1 および ADC2 の振幅は最大値の約半分に対応する 16500 a.u. となるように調整し、位相については 45 deg. の切りの良い値になるようにプログラムで調整した。

ダウンコンバータへの入力パワーは外部のアッテネータを追加・除去することで大まかに調整し、その

後に FPGA 内の回転行列パラメータの調整に関しては、既存のプログラムを用いて実施した。

3.2 DAC 回転行列の調整

ADC 回転行列の調整は、RF 出力を既存の cPCI システムから暫定的なデジタイザボックスに切り替えて実施した。最初に、外部のアッテネータを追加・除去することで、RF 出力パワーの大まかな調整を実施した。次に、フィードバックが発振しないように粗く DAC (Digital-to-Analog Converter) 回転行列を手動で調整した。その結果、フィードバックを有効にした際に目標とする加速電場となる DAC 出力を得られる。フィードバックの補正なしでフィードフォワードだけでこの加速電界を実現するために、このとき得られた DAC 出力を再現するために必要な DAC 回転行列を逆算して設定した (Fig. 2)。この手法により、フィードバックを無効にしても、パルス毎のふらつきはあるものの、フィードバック有効状態と同等の加速電場を得ることが可能となる。

後述の IQ オフセットの調整を行った後に、再度 DAC 回転行列の最終調整を実施している。

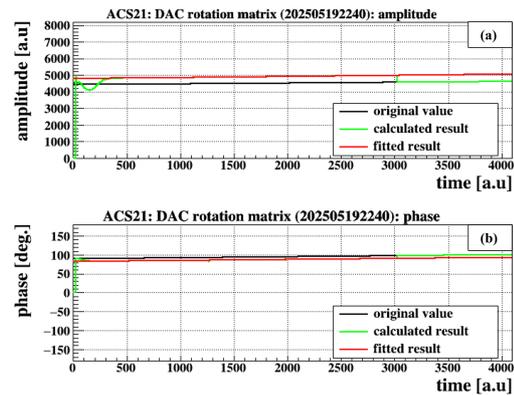


Figure 2: (a) Amplitude and (b) phase of the DAC output with feedback enabled. The black, green, and red lines indicate the original DAC output, the calculated DAC output, and the fitted result, respectively.

3.3 IQ オフセット調整

フィードバックのセットポイントをゼロに設定した状態で、フィードバックを有効にすると、空洞ピックアップ信号の値がゼロになる DAC 出力が得られる。Figure 3 にこの DAC の I および Q 出力のヒストグラムを示す。各ヒストグラムをガウス関数でフィッティングして得られる中心値を、それぞれ I および Q のオフセット値として用いる。

このオフセットを適用することで、フィードフォワードがゼロの場合に、IQ 変調器からの RF 出力をゼロにすることが再現される。

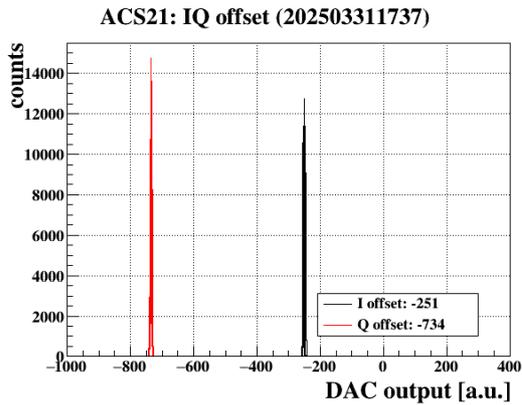


Figure 3: Histogram of the IQ values with feedback enabled and the setpoint set to zero.

3.4 開ループ伝達関数の測定

開ループ伝達関数は、デジタイザボックスの DAC 設定にパルスを追加して入力を変えた際、出力となる空洞ピックアップ信号の応答を測定して解析することで得られる。入力の周波数領域に空白の領域が生じないようにするために、追加するパルスの幅を様々に変化させて測定を実施し、それぞれの結果を重み付き平均することで開ループの伝達関数を算出している。Figure 4 に、得られた開ループ伝達関数を示す。

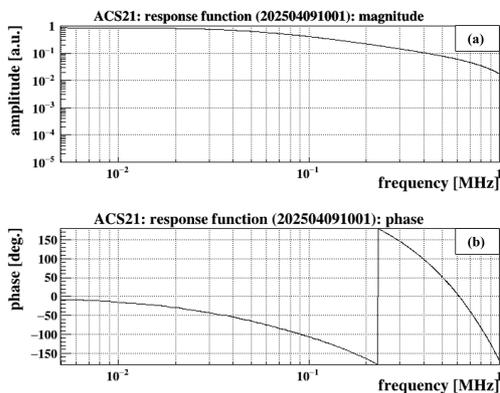


Figure 4: (a) Amplitude and (b) phase of the open-loop transfer function measured without beam.

本試験では、この伝達関数を用いて、適応型ビーム負荷補償システムにおける最適な補償パラメータを計算した。また、324-MHz の DFB&FF システムにおいては、フィードフォワードの形状やフィードバックの利得の最適化にも伝達関数を活用している。

3.5 ビームがない状態における RF 安定度

Figure 5 にビームが存在しない状態における ACS21 の空洞電界の安定度を示す。今回、フィードバック利得の最適化は実施していないが、振幅の安定度は $\pm 0.10\%$ 、位相の安定度は $\pm 0.07 \text{ deg.}$ であり、いずれも要求される精度に対して約 1 桁小さい値を達成できた。

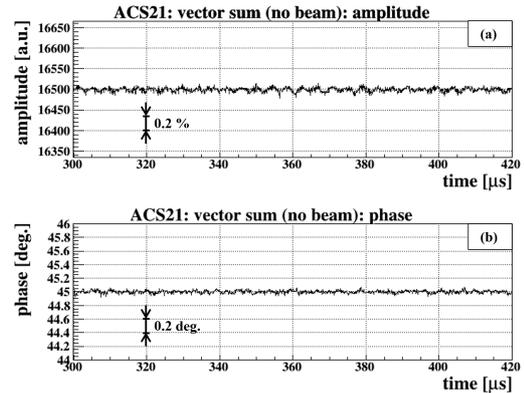


Figure 5: (a) Amplitude and (b) phase of the cavity pickup signal within the macro pulse measured without beam.

4. ビーム試験

J-PARC リニアックのように大電流ビーム用の線形加速器においては、ビーム負荷補償システムがパルス内の空洞電界の安定度、ひいてはビームの運動量の安定度を決定する上で最も重要な役割を担っている。J-PARC リニアックのマクロパルスは 25 Hz で供給されており、通常は Fig. 6(a) に示すような中間パルスと呼ばれる約 1.23 MHz の楕円構造で構成されている。また、ビーム強度を調整する目的として、特定の中間パルスを間引いたパターンで運転することもある。間引きのパターンは無数に存在するが、本プロシーディングスでは、Fig. 6(b) に示す間引きパターンに対してビーム負荷補償の試験をした結果について報告する。

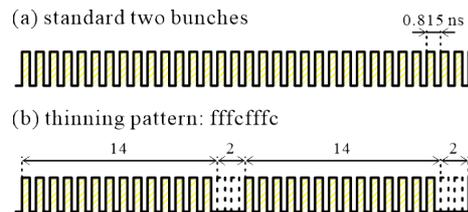


Figure 6: (a) A standard intermediate pulse for two bunches, and (b) an intermediate pulse with a thinning pattern.

間引きビームに対するビーム負荷補償の方法として、Fig. 7(a) の従来のように矩形波形で出力を行う方法に

加え、Fig. 7(b) の中間パルスの形状に合わせた出力を行う方法、および Fig. 7(c) の間引きパターンに応じた波形で出力を行う方法について試験を実施した。

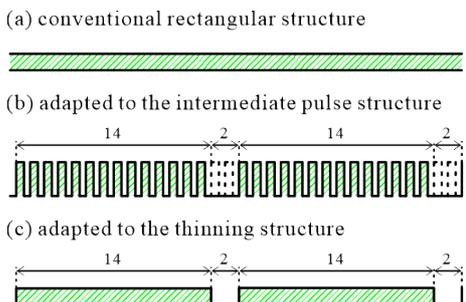


Figure 7: Beam loading compensation methods: (a) using a conventional rectangular structure, (b) adapted to the intermediate pulse, and (c) adapted to the thinning pattern of the beam shown in Fig. 6(b).

4.1 外部入力ゲート信号に応じたビーム負荷補償

この補償方式は、外部入力であるビームゲート信号の幅とタイミングに応じて、設定された負荷補償量のIQ値を付加する方法であり、マクロパルス幅を頻繁に変更するビーム試験時に使用されている。補償量のIQ値は、フィードバックで加算された量をそのまま設定し、数回の試行を繰り返すことで最適な値に調整した。ゲート信号は、実際のビームに対してわずかに早いタイミングで入力されるように調整されている。補償量のIQ値が最適化された状態で、ゲート信号に対して遅延量のスキャンを実施し、空洞電界の安定度が最も良くなる遅延量の設定値を求めた。

Figure 6(a) に示す通常のビームに対して、Fig. 8 の黒線は補償調整前、緑線はIQ値だけ最適化後、赤線は遅延量も含めた最終的な調整後の結果を示している。最終的に、振幅の安定度は $\pm 0.8\%$ 、位相の安定度は ± 0.2 deg. となり、いずれも要求精度を満たしていることが確認された。

4.2 周波数領域での計算を用いたビーム負荷補償

この補償方法は、フィードバックによる補正量および測定値とセットポイントとの誤差に対して、あらかじめオフラインで求めた開ループ伝達関数を用いて負荷補償量を計算する方法である [5]。主に間引き運転を行わず、通常の2バunch運転をしているMLF利用運転において使用されている。この方法は、遅延量スキャンなどの調整工程が不要であるため、ビームを使用した調整時間が短い。また、補償量の計算を周波数領域で行うことで、繰り返し試行しても発散しないという安定した特性を持つ。実際の324-MHzステーションの運用では、適応型ビーム負荷補償システムとして、誤差が大きくなったときに補正をするように組上っている。

Figure 6(a) に示す通常のビームに対して、この方式を適用した結果をFig. 9の黒線に、この方式を適用した結果を赤線に示す。振幅の安定度は $\pm 0.8\%$ 、位相の安定度は ± 0.2 deg. となり、上記の方法と同じ性能が得られた。

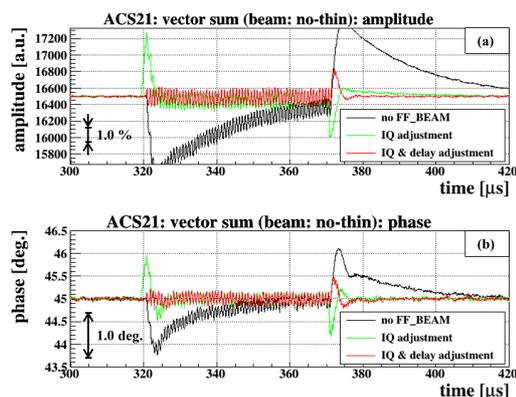


Figure 8: (a) Amplitude and (b) phase of the cavity pickup signal within the macro pulse with a standard two-bunch beam. The black line indicates the condition without beam loading compensation, while the green and red lines represent only IQ adjustment and combined IQ and delay timing adjustments, respectively.

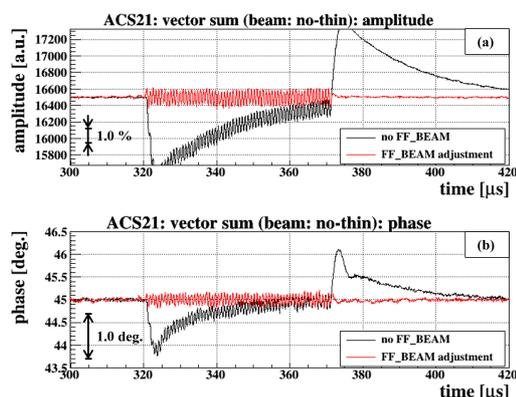


Figure 9: (a) Amplitude and (b) phase of the cavity pickup signal within the macro pulse with a standard two-bunch beam. The black line indicates the condition without beam loading compensation, and the red line corresponds to compensation based on the open-loop transfer function in the frequency domain.

4.3 中間パルス形状に応じたビーム負荷補償

この補償方式は、Fig. 7(b) で示す中間パルス形状に合わせた出力を行い、負荷補償を実施するものである [6]。この方法は、324-MHzステーションにおいて、デモンストレーションとして間引き運転に対して良好な結果が得られた。一方で、Fig. 7(a) の従来方法と比較して負荷補償のためにより大きなRF出力パワーが必要となるため、現在は使用されていない。

Figure 6(b) に示すような間引きパターンのビームに対して、Fig. 10の黒線はFig. 7(a)の従来の矩形方法で補償した結果を、赤線は本方式による補償をした結果を示している。本方式の補償により、振幅の安定度は $\pm 3.2\%$ から $\pm 1.1\%$ に、位相の安定度は ± 0.9 deg. から ± 0.4 deg. になり、大幅に改善されていることが確認さ

れた。

一方で、間引きのない通常ビームに対して、従来の矩形方法と本方式を比較したところ、本方式で補償した場合に安定度が悪化した。これは、ACS 空洞は約 1 MHz 間隔で隣接モードが存在しており、中間パルス形状に応じたビーム負荷補償がこれらのモードを励振させてしまったことが原因であると考えられる。972-MHz ステーションにおいても、現時点でこの補償方式の使用は予定していないが、仮に方針を変更して導入を検討する場合には、同様の問題が発生する可能性があるため、十分な注意が必要である。

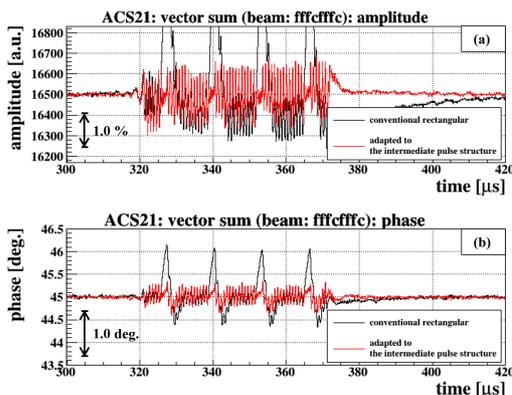


Figure 10: (a) Amplitude and (b) phase of the cavity pickup signal within the macro pulse with a thinning beam, as shown in Fig. 6(b). The black and red lines indicate compensation using a conventional rectangular structure shown in Fig. 7(a) and one adapted to the intermediate pulse in Fig. 7(b), respectively.

4.4 間引き形状に対応したビーム負荷補償

この補償方法は、Fig. 7(c) で示した間引き形状に合わせた出力を行うビーム負荷補償方式である [7]。この方式では、周波数領域で計算された補償量のテーブルに対して、ビームが間引かれて存在しないと見積もられたタイミングにおいて、テーブルの要素をソフトウェア的に強制的にゼロとする処理を行っている。本方式は、現在 324-MHz ステーションにおいて、間引き運転をしている MR 利用運転で用いられている。

Figure 6(b) に示すパターンの間引きビームに対して、Fig. 11 の黒線は Fig. 7(a) の従来の矩形方法で補償した結果で、赤線は本方式による補償をした結果を示している。本試験では、324-MHz ステーション用に開発した調整プログラムをそのまま使用したが、ビームが間引きのために存在しないと判断して要素をゼロにするタイミングにわずかな誤差があることが、測定された波形からも確認できる。それでも、振幅の安定度は $\pm 1.2\%$ 、位相の安定度は ± 0.4 deg. を達成しており、972-MHz ステーションのデジタル系を更新した場合には、MR 行きの間引き運転のビーム品質を大幅に向上できる可能性が高いという結果が得られた。一方で、調整プログラムには、なお改善の余地があることも明らかになったため、972-MHz ステーションのデジタル系の更新の際に同時に改良を進める予定である。

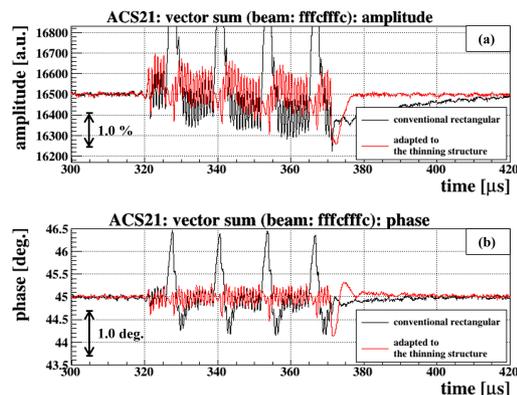


Figure 11: (a) Amplitude and (b) phase of the cavity pickup signal within the macro pulse with a thinning beam shown in Fig. 6(b). The black and red lines indicate compensation using a conventional rectangular structure shown in Fig. 7(a) and one adapted to the thinning structure shown in Fig. 7(c), respectively.

5. まとめ

ACS21 ステーションに、暫定的に cPCI アナログボードとデジタイザボックスを実装して、新規に導入予定のデジタル信号処理の実証試験を行った。

基本的には、既存の調整プログラムを、デジタル系の更新の有無を共通のモジュールファイルで変更することができるように改造して対応した。ビームがないときの空洞電界の安定度は要求性能の 10 分の 1 を達成できることが分かった。パルス内安定度のために重要なビーム負荷補償システムに関しても、間引きがないビーム運転の条件に対しては要求性能を満たした。また、間引き運転の条件に対して大幅に改善できることが分かった。972-MHz ステーションのデジタル系を更新することは、DFB&FF システムの経年劣化対策だけでなく、MR 行きの間引き運転のビーム品質を大幅に向上することに直結することが確認できた。MR 行きのビームパワーの向上やリニアックの大強度化に対応するためには、972-MHz ステーションにおいても、確実にデジタル系の更新を実施する必要がある。

参考文献

- [1] <https://j-parc.jp/c/en/index.html>
- [2] M. Ryoshi *et al.*, “MTCA.4 RF Signal Processing System”, Proc. of the 13th Annual Meeting of Particle Accelerator Society of Japan, Chiba, Aug. 8-10, 2016, p.340-344.
- [3] K. Futatsukawa *et al.*, “Development of DFB · DFF system for J-PARC Linac LRRF”, Proc. of the 18th Annual Meeting of Particle Accelerator Society of Japan, online, Aug. 9-12, 2021, p.371-375.
- [4] J. Tamura *et al.*, “ACS Installation for Beam Energy Upgrade in J-PARC Linac”, JPS Conf. Proc. 8, 011011 (2015).
- [5] K. Futatsukawa *et al.*, “Development of the novel and superior adaptive beam loading compensation system calculated in the frequency domain for the J-PARC Linac”, J. Instrum., 17 (11) (2022), p. T11002.

- [6] K. Futatsukawa *et al.*, “Demonstration of beam loading compensation system for discrete beam with comb-like structure in proton linear accelerator”, Nucl. Instrum. Meth. A 1047 (2023) 167778.
- [7] K. Futatsukawa *et al.*, “Current Status of LLRF System for J-PARC Linac”, Proc. of the 21st Annual Meeting of Particle Accelerator Society of Japan, online, July 31-Aug. 3, 2024, p.1030-1034.