

J-PARC 向け PLC 型 TIMING 受信モジュールの開発

DEVELOPMENT OF PLC-TYPE TIMING RECEIVER FOR J-PARC

上窪田紀彦^{#A)}, 楊敏^{A)}, 田島佑斗^{B)}, 佐藤健一^{A)}, 山田秀衛^{A)}
Norihiko Kamikubota^{#A)}, Min Yang^{A)}, Yuto Tajima^{B)}, Kenichi C. Sato^{B)}, Shuei Yamada^{B)}

^{A)} J-PARC Center, KEK and JAEA

^{B)} Kanto Information Service (KIS)

Abstract

J-PARC timing system was developed in-house and has been operated since the first beam in 2006. It provides delayed triggers and a master clock to all the equipment of the accelerator in J-PARC. In FY2018, to avoid troubles caused by aging, next-generation timing modules were developed. One of new modules, a PLC-type timing receiver, was designed mainly for the use in J-PARC Main Ring (MR). The three pieces were made in FY2020, while we could not order more pieces after 2021 due to COVID-19. In 2024, we decided to re-design the module with modern parts (i.e. FPGA chip). The initial three pieces were provided in March 2025 and they are in evaluation. In May 2025, a demonstration of PLC-type receiver (the first model) was carried out. A PLC-type receiver simulated the same signals for the MR injection kicker system, which have been provided by an old VME-type receiver. The beam operation in May was carried out successfully, which indicates that the PLC-type receiver can replace VME-type receiver.

1. はじめに

J-PARC Timing System は、J-PARC のすべての加速器機器に、適切な Delayed trigger や Master Clock を配信している。全体で 1 台だけある送信モジュール (Master とも呼ぶ) から、J-PARC 全体で約 200 台ある受信モジュールに Timing 情報を配信し、同期した運用を可能にする (Fig. 1)。J-PARC Timing System は J-PARC で独自に開発され、2006 年のビーム運転開始から安定な運転に貢献している[1, 2]。

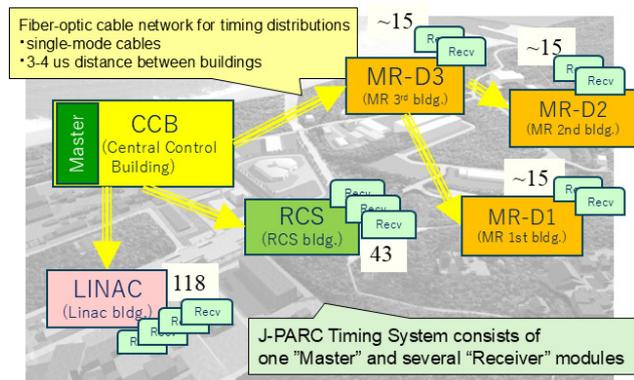


Figure 1: Overview of J-PARC timing system.

一方 2015 年ごろから、Timing モジュールの老朽化による故障、あるいは修理に必要な部品が入手困難になるなど、長期的な運用が懸念されるようになった[3]。このような背景から、2018 年度に次世代型モジュールとして、送信モジュール、受信モジュール、光 Fanout、などを開発した。次世代型では旧システムの基本機能は引き継ぎながら、FPGA と SFP の採用で Timing 情報の配信は完全に光化された[4,5]。2019 年から LINAC、RCS (JAEA 管轄) の新モジュールへの更新が始まっている。

[#] norihiko.kamikubota@kek.jp

次世代型 Timing の受信モジュールとして、JAEA 側では旧 VME 型をそのまま入替え可能な VME 型受信モジュールを開発したが、KEK 側では MR 向けに PLC 型受信モジュールを新規開発した。これは、VME の将来性不安や、MR では PLC が標準的な信号 I/O platform であることを考慮したからである。

2018 年度、最初の PLC 型受信モジュール (初期型、型名 SZ87、JAEA 評価用 2 台) を開発、続いて 2020 年度に KEK 評価用の 3 台が製造された。しかし、その後はコロナによる部品調達難があり、2021-2023 年度は追加手配が不可能、MR の更新計画は頓挫した。

2024 年度、ようやく部品調達具合が改善したが、議論の結果、新しい部品で PLC 型受信モジュールを再設計することとした (改修型、型番 SZ90)。2024 年度末に 3 台製造し、現在 (2025 年夏) 評価中である。

この原稿では、PLC 型 Timing 受信モジュールの詳細と、2025 年 5 月の実機での試験とその評価を報告する。また、今後の導入計画について解説する。

2. PLC 型 Timing 受信モジュール

2.1 初期型 (SZ87) の開発

2018 年度に設計・開発した PLC 型受信モジュールは、基本的に VME 型と同じ機能を持つ。一方、PLC はコンパクトで前面パネルの信号出力コネクタは 8 個に制限されたため、VME 型には無い出力選択機能を用意した。各出力 (Out1-Out8) は、1 台の受信モジュールが処理できる 8 点 (ch1-ch8 の trigger 信号、ch1-2/3-4/5-6/7-8 の gate 信号) のいずれかを選択する。ただし複数選択も可能で、1 つの出力 (Out) に複数の ch を指定すれば OR 機能となる。Figure 2 に、PLC 型受信モジュール (初期型 SZ87) の前面パネル図を示す。

初期型 (SZ87) は、2018 年度に 2 台 (JAEA 分)、2020 年度に 3 台 (KEK 分) を評価用に製造した。2021 年度から、MR 向けに導入を始める予定だったが、コロナによる

PASJ2025 THP006

部品調達難により追加手配が出来なかった。さらに 2022 年、条件によって PLC CPU が起動しない問題が発覚した。これは PLC-bus 電源回路の設計不良が原因だった。この時期はコロナ環境下で会社との相談が難しく、現象が理解できるまで 1 年を要し、回避策を検討できるようになったのは 2023 年だった。

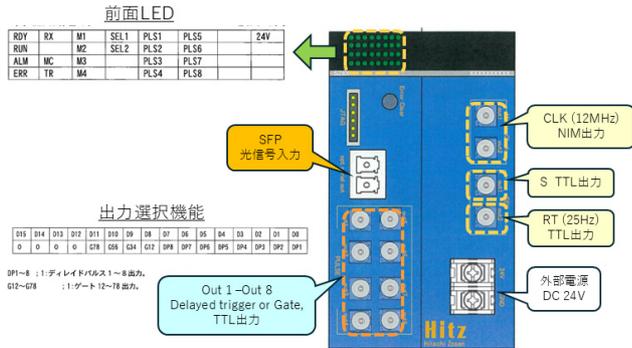


Figure 2: Front panel of PLC-type timing receiver.

2.2 改修型(SZ90)の開発

2024 年度、部品の流通は改善した。しかしすでに FPGA の世代交代が進んでおり、新しい部品で再設計することとした(改修型、型番 SZ90)。改修型では初期型の PLC-bus 電源回路の問題は解消させ、初期型の経験からの改修(LUT 書込み・読込みの分離、割込み機能追加、等)を加えた。

改修型 PLC モジュールは 2024 年度末に 3 台製造し、現在(2025 年夏)評価中である。

2.3 実機での実証試験と評価

2.3.1 入射 Kicker での実証試験

2025 年 5 月の MR high power 調整の際、MR 入射 kicker の Timing 信号を、従来の VME 型受信モジュールの代わりに PLC 型受信モジュール(SZ87)から供給する実証試験を行った。供給した信号は、(a) Kicker 充電用の 4 つの delayed trigger (~160.9 ms, ~200.9 ms, ~240.9 ms, ~280.9 ms)、(b) Beam Gate (177-1277 ms)、(c) Master Clock (12 MHz)、(d) S (cycle start, every 1.36 s)、である。

実証試験では、PLC 型受信モジュールの新機能である出力選択機能が試された。出力(Out1)に 4 つの delayed trigger (ch1-ch4)を指定し、4 信号の OR を Out1 から出力した。また、Out5 に Beam Gate を指定した。1 つの受信モジュールが trigger と gate の両方を出せるのは、この機能による。なお、Master Clock と S も、PLC 型モジュールの前面コネクタから出力している(Fig. 2)。

Figure 3 に MR 第 1 電源棟での実装現場の写真を示す。

2.3.2 実証試験の評価

2025 年 5 月 19-23 日、MR 入射 kicker の Timing 信号は PLC 型受信モジュールから供給したが、特に調整に差し障りは無かった。PLC 型受信モジュールは VME 型と同等の機能があることが実証された。

出力選択機能で Out1 に指定した 4 つの delayed trigger、Out5 に指定した Beam Gate は、いずれも VME

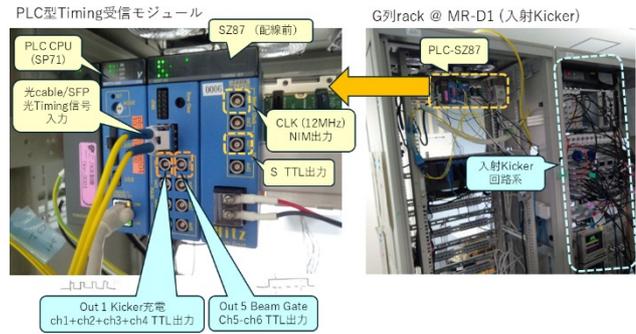


Figure 3: Implementation of PLC-type timing receiver for MR injection kickers.

型受信モジュールでは別途 NIM モジュールが必要で、PLC 型では極めてコンパクトな実装となった。

3. 議論

3.1 PLC型受信モジュールの利点・欠点

3.1.1 利点

次世代型 Timing System では、送信モジュールの SFP から発出される Timing 情報は光 cable で伝送され、受信モジュール(PLC 型も VME 型も)の SFP 入力に届くまで経路は光のみである[4]。この実装は、旧 Timing System で問題になったノイズによる誤動作に対し、強力な対策となっている。

PLC 型受信モジュールの出力選択機能(OR 機能としては、MR の 4 回入射に対応した 4 pulse が必要な機器が入射部に複数あり、入射 Kicker 以外でも有効に使える)である。また、現場実装で VME 型では必要だった NIM モジュールが不要になって小型化する点も大きな利点である。

3.1.2 欠点

PLC 型モジュールの前面パネルの信号出力コネクタは 8 個しかなく、多数の Fanout 出力が必要な場合では不利になる(VME 型では、NIM モジュールとの組み合わせで最大出力数 $8 \times 4 = 32$ 個が可能)。

また、光 trigger/gate 出力が必要な場合は、VME 型同様に別途 NIM モジュールが必要である。

3.1.3 コンパクトさが生む価値

Figure 4 に、VME 型受信モジュール・PLC 型受信モジュールそれぞれで、典型的な現場実装例を示す。VME 型ではペアとなる NIM モジュールが必要で、Timing ラックで信号生成したものを約 10 m のメタル線で機器ラックに伝送している。一方 PLC 型はコンパクトで、機器ラックに設置し、1-2 m のメタル線で信号伝送すると想定する。

PLC 型受信モジュール導入の価値は、VME 型の単純な置き換えだけではない。現場実装のレイアウトを劇的に単純化し、耐ノイズ性を極限まで向上させると期待できる。

PLC 型受信モジュールを現場の電源筐体に設置出来れば、さらに効率的である。2024 年秋から稼働している Pulsed-bend 電源の起動 trigger は、VME 型受信モジュールから Timing 信号を伝送している(途中は E/O/O/E

モジュールを介し光)。来年度(2026年度)、PLC型受信モジュールを電源筐体内部に設置し、信頼度を向上させることを計画している[6]。

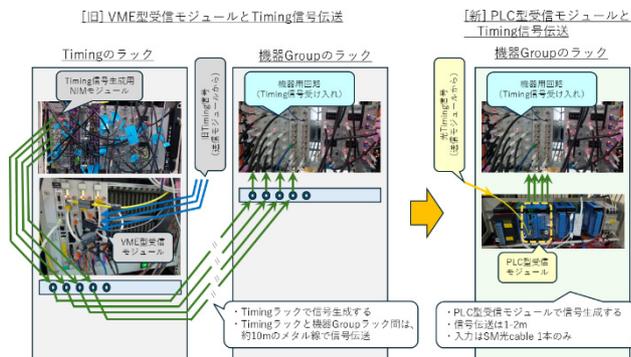


Figure 4: Comparison between VME-type receiver and PLC-type receiver implementations.

3.2 J-PARC MR の今後の整備計画

改修型(SZ90)によるVME型受信モジュールの更新を想定するが、2025年夏時点ではまだ改修型の評価が続いている。とはいえ基本性能は初期型(SZ87)で確認済みなので、2025年度内に改修型10個程度の手配を予定している。本格的な現場実装は、2026年度以降になるが、3-5年で既存のVME型受信モジュール45台をPLC型に更新することを想定している。

PLC型受信モジュールに対応した加速器運転用ソフトウェア整備は、喫緊の課題である。新旧受信モジュールが混在する期間が数年つづくため、混在しても混乱が無いよう配慮する。現在Pythonで用意されている上位アプリケーションは継続して使えるようにするが、一部の基本機能(例:Delay値を設定・読み出し)はEPICS IOC側に移行させる。

3.3 他施設での利用可能性について

PLC型受信モジュールおよびJ-PARC Timing Systemは、他所の加速器施設で使えるだろうか？もともとJ-PARC加速器専用に開発したもので、(a)送信モジュールからのMaster Clock(12 MHz固定、jitter < 400 ps)、(b)受信モジュールからのdelayed trigger(最小delay精度10.4 ns(96 MHz))、(c)Event機能(pulse毎にdelay動作を変えることが出来る、MRF社Timing機器と同等[7])、などが特徴である。

電子加速器では、Master Clockが低すぎ、最小delay精度も不足かもしれない。また、送信モジュールがVME型のみしかないことも足かせである。小規模なハドロン加速器には適応するだろう。時間をかけて開発・整備を進めてきたので、他施設での利用の可能性があれば検討したい。

4. まとめ

J-PARC Timing system用の、次世代モジュールとして開発されたPLC型受信モジュールの現状を報告した。PLC型受信モジュールは、2008年から稼働するVME型受信モジュールを置き換えるものとして設計された。ただし、(a)入力信号光化による耐ノイズ性向上、(b)コンパクト化で機器側で設置が可能、(c)出力信号選択機能、など、VME型には無かった特徴・機能がある。

2025年5月には、初期型PLC受信モジュール(SZ87)のTiming信号をJ-PARC MRの入射キッカーに供給する実証試験を行った。実際の加速器機器がPLC型受信モジュールで動作することを確認、従来のVME型モジュールの更新が可能であることを実証した。

初期型の経験をもとに再設計した改修型(SZ90)は、今年度(FY2025)評価を進め、次年度(FY2026)以降3-5年をかけてVME型受信モジュールを更新していく予定である。今年度は、PLC型とVME型が共存することを前提に運転ソフトウェア整備を進め、次年度以降に備える。

謝辞

J-PARC Timing system用の次世代モジュールの一つ、PLC型受信モジュールの開発や評価では、J-PARC RCSの田村文彦氏や高橋博樹氏にご尽力いただきました。また、2025年5月のPLC型受信モジュールの入射キッカー試験では、J-PARC MRの石井恒次氏や芝田達伸氏にご協力いただきました。深く感謝します。

参考文献

- [1] F. Tamura *et al.*, “J-PARC timing system”, Proc. ICALEPCS 2003, Gyeongju, Korea, Oct. 2003, pp. 247-249.
- [2] N. Kamikubota *et al.*, “Operation status of J-PARC timing system future plan”, Proc. ICALEPCS 2015, Melbourne, Australia, Oct. 2015, pp. 988-991.
- [3] N. Kamikubota *et al.*, “J-PARC MRのタイミングシステム運用10年とトラブル報告”, presentation at 16th Annual Meeting of Particle Accelerator Society of Japan (PASJ2019), Kyoto, Japan, Jul.-Aug. 2019, https://www.pasj.jp/web_publish/pasj2019/proceedings/PDF/THOI/THOI07_oral.pdf
- [4] F. Tamura *et al.*, “Next generation timing system for J-PARC”, Proc. 16th Annual Meeting of Particle Accelerator Society of Japan (PASJ2019), Kyoto, Japan, Jul.-Aug. 2019, pp. 149-152.
- [5] F. Tamura *et al.*, “Development of next-generation timing system for the Japan Proton Accelerator Research Complex”, IEEE Transactions on Nuclear Science, vol. 68, no. 8, Aug. 2021, pp. 2043-2050.
- [6] M. Yang *et al.*, “Implementation of PLC-type timing receiver on new pulsed-bending magnet power supply in J-PARC Main Ring”, Proc. 4th J-PARC Symposium, Mito, Japan, Oct. 2024, in press.
- [7] <https://www.pasj.jp/timing-system/>