PASJ2018 WEP061

J-PARC Main Ring 高周波システムの Machine Protection System 高速化

THE SPEEDUP FOR THE MACHINE PROTECTION SYSTEM ON THE RF ACCELERATING SYSTEM IN J-PARC MAIN RING

古澤将司*A)、大森千広 A)、杉山泰之 A)、長谷川豪志 A)、原圭吾 A)、吉井正人 A) 島田太平 B)、田村文彦 B)、山本昌亘 B)

Furusawa Masashi^{*A)}, Chihiro Ohmori^{A)}, Yasuyuki Sugiyama^{A)}, Katsushi Hasegawa^{A)} Keigo Hara^{A)}, Masahito Yoshii^{A)}

Taihei Shimada ^{B)}, Fumihiko Tamura ^{B)}, Masanobu Yamamoto ^{B)}

^{A)} High Energy Accelerator Research Organization, KEK

^{B)} Japan Atomic Energy Agency, JAEA

Abstract

The Machine Protection System (MPS) of the Japan Proton Accelerator Research Complex (J-PARC) is consolidated to abort a high intensity proton beam pulse to prevent unnecessary radio activation of accelerator components. By the improvements of the first extraction (FX) device of the Main Ring (MR), it was recently able to abort the beam pulse immediately in the FX when the MPS receives a failure signal of a device constituting the accelerator. Therefore, it is necessary to speed up the MPS of each device consisting MR synchrotron. The RF System of J-PARC is controlled by the ladder programs written in the Programmable Logic Controller (PLC). And a part of these works as the MPS. When the system detects any failure signals, the corresponding system sequentially stops, and the failure information is transferred to the main MPS system in the accelerator control system. In the case of the RF system, it was effective shortening the program scan time by model update and optimizing the ladder program for the speed-up. We described the outlines of the MPS of the RF system of J-PARC MR and how to speed up the system.

1. 序論

大強度陽子加速施設 J-PARC の加速器の Machine Protection System (MPS) は、加速器構成機器の保護に 加え、加速器の不要な放射化を防止するため、各機器 の異常を受信してビームの停止、またはアボートラインに 取り出す機能を担う。MR シンクロトロンでは近年のビー ム取り出し機器改良により、機器異常検出時により速い タイミングで周回ビームのアボートが可能になった。この ため Main Ring (MR)各構成機器では MPS の高速化が 求められている。

J-PARC の MR 高周波加速 (RF) システムは、各電 源装置に設置された Programmable Logic Controller (PLC) に記載されたラダープログラムにより制御される。 また、その制御プログラムの一部が MPS として機能して いる。RF システム各機器で異常を検出した場合、集約 情報が上位の制御グループ MPS に送信される。RF で は、運用されているラダープログラムの容量削減や使用 PLC 機種の最適化等でプログラムスキャン時間を短縮す ることで、従来と比較して MPS を高速化できる。これによ り RF の機器異常信号が速いタイミングでのビーム取り出 しに役立つことが期待される。本紙では、J-PARC、RF 装 置の MPS の概要、及び昨年度から今年度にかけて行わ れた PLC 機種選定と交換作業、ラダープログラムの改良 による MPS 高速化の成果ついて報告する。

2. 概要

2.1 高周波システムの構成とMPS

J-PARC、MR 高周波システムでは、加速空胴 1 台に つき4つのギャップを有し、1 ギャップあたり約 15kV の高 周波電圧を発生させ 1 台で 60kV の高周波加速電圧を 印加できる。ビーム加速に必要な周波数と振幅及び位 相は Low Level RF (LLRF) で制御され、その出力信号 は、駆動段増幅器 (半導体増幅器) と終段増幅器 (電 子管増幅器) で増幅される。 MR では、加速空胴が 9 台 (7 台が加速システム、2 台が二次高調波システム) 使用され、大強度陽子ビームの安定加速を実現している。

J-PARCリングRFシステムの内、終段増幅器、駆動段 増幅器、陽極電源はPLCにより制御され、異常検出によ る自動停止がMPSとして機能している。各機器で異常を 検出した場合、集約情報を上位の制御グループMPSシ ステムに送信し、ビーム停止、ビームアボート等の割り込 み動作のための信号として利用する。Figure 1、Table 1 に高周波システム及びMPSの構成を記載した。

他の加速器構成機器でも異常検出による情報送信が MPSとして機能する。つまり、加速器全体のMPSは各機 器のMPS信号で構成される。各機器での異常検出後に、 利用不可能なビームは機器の任意の運動量で速やかに アボートラインへ取り出され、廃棄される。

将来のビーム強度増加計画に伴い、各加速器構成機器の MPS 高速化が求められている。高周波システムにおいては、PLC プログラムのスキャンタイムの短縮により、 MPS の高速化を期待できる。

[#] masashi.furusawa@kek.jp



Figure 1: MPS configuration of J-PARC RF.

Table	1:	Mon	itoring	Equi	pment	by	MPS
-------	----	-----	---------	------	-------	----	-----

Monitoring
Cavity
Other PLC signals
Final Amp.
Driver Amp.
Anode PS
Inverter unit

2.2 Programmable Logic Controller (PLC)

PLC とは、プログラムによりリレー回路を再現し、シー ケンス制御を実行する装置である。運転や操作の省力 化、自動化、無人化の役割を果たす。PLC は、各モ ジュールを接続するベースモジュール、各モジュールへ 電力を供給する電源モジュール、機器へ信号の送受信 を行う入力、出力モジュール (それぞれアナログ、デジタ ル版あり)、動作のためのプログラムを書き込み、他のモ ジュールに指示を送る CPU モジュールで構成される。

CPU モジュール内部にリレー回路を記載する際、ラ ダープログラムが用いられる。ラダープログラムとは、入 力命令と出力命令を対応させた縦書きシーケンス図を梯 子 (Ladder) 図として記載するプログラムである。実装さ れたプログラムは、梯子の上から下へ順に処理され、最 下段へ到達の後再び最上段へ戻り、下方に向かって同 様の処理がされる。最上段から再度最上段まで戻る速度 をスキャンタイムと呼び、この時間は使用される命令の数 等の内部のプログラム構成により決定される。

現在、陽極、終段増幅器、駆動段増幅器電源にそれ ぞれ別種の、計3種のCPUモジュールが使用されてい る。現在使用されている機種は装置の老朽化、メーカー 側のサービス停止等の理由より継続使用することが困難 であり、また新機種はスキャンタイムに関する各種パラ メータが一新され、スキャンタイムの短縮によるMPSの高 速化を期待できる。このため現使用 CPU の新機種への 換装が求められている。

J-PARC の高周波システムでは、PLC は横河電機の FA-M3 シリーズが使用されている。終段増幅器電源に て現使用中の PLC を Fig. 2 に図示した。



Figure 2: PLC (YOKOGAWA FA-M3).

2.3 CPU 新機種への換装

先述の MPS 高速化のために、旧機種から新機種へ CPU モジュールの換装作業を行い、旧新機種のスキャ ンタイムを測定、比較した。

CPU 換装作業について、現使用機種と後継機種は Table 2 に記載した。CPU 換装作業に関して、これまで使 用されていたラダープログラムが正常動作するか、また 新機種と旧機種の混在の問題の発生が懸念事項となり、 それらの動作確認も並行した。スキャンタイムの測定は 先に記載した換装作業の過程で実施し、CPU 内部の特 殊レジスタをプログラム編集ソフトである Widefield3 にて 実施した。

本作業にて測定した値を実測値として、各命令の処 理時間により得られた理論値と比較し、評価を行った[1]。 各々の PLC のスキャンタイム理論値は、下記の (1)式を 用いて計算した [2,3]。

	Table 2: PLC-CPU Using Currently and Subsequently						
CPU Currently Subsequently							
	Final Amp.	F3SP53-4S	F3SP71-4S				
	Driver Amp	F3SP21-0N	F3SP22-0S				

F3SP58-6S

$$= \mathrm{Tc} + \mathrm{Ta} + \sum_{i} Ti \cdot Ci \tag{1}$$

F3SP71-4S

Ts: PLC 全体のスキャンタイム

Ts

- Tc: PLC、CPUの種類毎の共通処理時間
- Ta:機器接続による周辺処理時間
- Ti: 命令 i の 1 つ当たりの処理時間
- Ci:命令iの数

Anode PS

ΣTi・Ci: ラダープログラムの処理時間

2.4 DレジスタからFレジスタへの変換について

データレジスタ (D レジスタ) とは、ラダープログラム中 のデータ処理等で使用される、16bit 数値データ(-32768~32767) を格納するデバイスである。また、後継機 種である F3SP71-4S および F3SP76-7S にて実装された キャッシュレジスタ (F レジスタ) は、停電保持機能を持 たない D レジスタの機能を持つ。多数データの連続的な 書き込みが行われる部分にて、Dレジスタの代わりにFレ ジスタに使用することでスキャンタイムを短縮できる[4]。

以上より、D レジスタ、F レジスタに定数を書き込むラ ダープログラムを用いて、個数別に D レジスタ、F レジス タ使用時のスキャンタイムを比較した。その後 RF 終段増 幅器電源ラダープログラムの D レジスタを F レジスタへ 変換した際のスキャンタイム変化について調査した。

PASJ2018 WEP061

2.5 READ 命令のモジュール毎統合について

READ 命令とは、AD 変換入力モジュールに格納され たデータを D レジスタ等に読み出すために使用されるラ ダー命令である。高周波システムでは終段増幅器電源ラ ダープログラムにて使用されている。従来は AD 変換モ ジュール内のデータを個別で読出していたが、これらを モジュール毎に一度に読み出すことでスキャンタイムの 短縮を期待できる。

以上よりFig.3に記載した READ 命令により AD 変換 入力モジュールのデータの個別読出を繰り返すプログラ ム (以降 TYPE-A とする) と、Fig. 4 に記載した READ 命令によりデータのモジュール毎一括読出を繰り返すプ ログラム(以降 TYPE-B とする)を使用し、任意の数の READ 命令による個別読出と一括読出のスキャンタイム を比較した、その後 READ 命令が使用される終段増幅 器電源ラダープログラムにて、モジュール毎の READ 命 令統合によるスキャンタイムの変化について調査した。

M00033	READ	2	1 D00001	1
	READ	2	2 D00002	1
	READ	2	3 D00003	1
	READ	2	4 D00004	1
	READ	2	1 D00001	1
	READ	2	2 D00002	1
	READ	2	3 D00003	1
	READ	2	4 D00004	1

Figure 3: The TYPE-A ladder program.

M00033		1		
	READ	2	1 D00001	4
M00033				
	READ	2	1 D00001	4

Figure 4: The TYPE-B ladder program.

3. 結果と考察

3.1 機種換装によるスキャンタイム短縮について

2.3 の Table 2 に記載の後継機種の動作確認につい て、ラダープログラム内の使用機器設定を変更後、後継 機種で正常動作を確認した。また、現使用機種と後継機 種が混在でも正常動作を確認した。2.3 (1) 式を用いて 得られた各々の CPU モジュールのスキャンタイム理論値 に関するパラメータを Table 3 に記載した。

Tc:PLCのCPUモジュール毎に固有の共通処理時間 である。いずれも換装によるCPU機能の向上により現使 用機種と後継機種の比較で1/3程度に短縮された。

Ta:PLCのCPUモジュールとその他のモジュールとの 接続によって発生する周辺処理時間である。厳密に記 載すると、周辺処理はラダープログラムと並行して処理さ れる部分と、他の部分はプログラムの処理とは別で独立 した処理がなされる部分の2種に分類できる。Table 3 で は、独立して試行される周辺処理としてスキャンタイムの 計算に用いた時間を記載した。 ΣTi・Ci:ラダープログラムの処理時間である。Table 3 では PLC 起動より十分に時間経過し、定常状態となった 際に予想されるスキャンタイムを記載した。現使用機種と 比較して、後継機種は命令処理時間 Ti が多数種類にお いて短縮されるため、Table 3 に記載のようにプログラム 全体の処理時間が短縮されたと考察した。

以上のパラメータを合計して得られたスキャンタイム理 論値 Ts により、、実測値を評価した。

先に記載した各ラダープログラムのスキャンタイム計算 結果、及び換装作業中に測定した定常状態でのスキャ ンタイムを Table 4 に示した。終段電源増幅器で使用さ れるプログラムについては、3.2、3.3 での使用予定の、ラ ダープログラムの処理時間 ΣTi・Ciも併記した。Table 4よ り、後継機ではスキャンタイムが高速化されたこと、及び 理論値と実測値は同程度の値だと確認できた。また終段 増幅器電源ラダープログラム処理時間 ΣTi・Ci がスキャ ンタイム中で比較的大きな割合を占めており、律速と なっていることが判明した。これは終段増幅器電源のラ ダープログラム容量が他の機器と比較して大きい事、及 び AD 変換モジュールとの接続が原因だと考えられる。 よって、RF システムのさらなる MPS 高速化のためには、 終段増幅器のプログラム改良が必要であると判明した。

Table 3: The Calculated Values of the PLC Scan-time

Unit: µs		Tc	Та	Σ Ti • Ci	Ts	
Final	F3SP53-4S	200	72	1213	1485	
Amp.	F3SP71-4S	65	25	735	825	
Driver	F3SP21-0N	500	56	1152	1708	
Amp.	F3SP22-0S	200	24	536	760	
Anode	F3SP58-6S	200	36	145	381	
PS	F3SP71-4S	65	25	91	181	

Table 4: The Calculated and Measured Values of the PLC Scan-time

Unit: µs	Currently		Subsequently		
	C.V	M.V.	C.V	M.V	
Final Amp.	F3SP53-4S		F3SP71-4S		
	1485	1500	825	1000	
Final Amp.	F3SP53-4S		F3SP76-7S*		
ΣTi • Ci	1213	1220	735	850	
Driver Amp.	F38	SP21-0N	F3SP22-0S		
	1708	2000	760	500	
Anode PS	F3SP58-6S		F3	SP71-4S	
	381	400	181	100	

※スキャンタイム測定時、一部 F3SP71-4S の代用に、プログラム容量のみ違う CPU 機種 F3SP76-7S を使用した。

3.2 D レジスタから F レジスタへの置換について

2.4に記載したプログラムを用いて、任意の数のDレジ スタ使用プログラム、Fレジスタ使用プログラムスキャンタ イム ΣTi・Ciを比較し、結果を Fig. 5に記載した。CPU は、 3.1 で記載した F3SP76-7Sを使用した。

Figure 5 より、D レジスタ及び F レジスタを 3000 個以 上使用した際にスキャンタイム変化が見られる。RF 終段 増幅器電源ラダープログラムで使用される D レジスタは 293 個であるため、D レジスタ全てを F レジスタに置換し ても、スキャンタイムの変化は見られないと考えられる。

Table 5 に終設増幅器電源ラダープログラム内 D レジ スタから F レジスタ置換前後のスキャンタイム測定結果を 記載した。Figure 5 の結果と同様に、スキャンタイムの変化は確認できなかった。



Figure 5: The comparison between D-registers and F-registers.

Table 5: The Comparison between D-registers and Fregisters in the Final Amplifier Ladder Program

	r			
Unit: µs	Using	D register	Using F register	
F3SP76-7S	850		850	

3.3 READ 命令統合によるスキャンタイム短縮について

Figure 3、Fig. 4 に記載のラダープログラム Type-A、 Type-Bを用いた READ 命令のモジュール毎統合による スキャンタイム ΣTi・Ci の変化を 3.1 に記載の F3SP76-7S を用いて調査した。結果について Fig. 6 に記載した。新 機種では READ 命令統合により、該当部分のスキャンタ イムが 50µs/20 個程度で短縮されると判明した。終段増 幅器電源ラダープログラムでは READ 命令が AD 変換 モジュール 3 機から各 8 個、温度モジュール 3 機から各 4 個、計 36 個使用されているため、モジュール毎の READ 命令統合により 100µs 分の短縮が期待される。

終段増幅器電源ラダープログラムにて使用される READ 命令を統合し、統合前の終段増幅器電源プログ ラムとスキャンタイムの比較を行った。結果を Table 6 に 記載した。READ 命令統合によりスキャンタイムの短縮が 確認できた。また、短縮された時間は 110µs である。



Figure 6: The comparison between Type-A and Type-B.

 Table 6: The Comparison between Pre-existing and New

 Program in the Final Amplifier

Unit: µs	Pre-existing	New	
	(Separate READ)	(Unify READ)	
F3SP76-7S	850	740	

3.4 作業実施によるスキャンタイム変化率

3.1 に記載の PLC、CPU 機種換装により、終段増幅器、 駆動段増幅器、陽極電源制御プログラムのスキャンタイ ムが短縮された。また 3.3 に記載のラダープログラムの編 集、改良作業により終段増幅器電源のプログラムスキャ ンタイムが短縮された。作業実施前後のプログラムスキャ ンタイム変化のまとめついて Table 7 に記載した。今回実 施の作業によって、PLC による機器異常の検出時間は 下記全ての伝達ルートで 40~60%に短縮され、伝達速度 は実質的に 2 倍となった。

Table 7: The Summary of the Change in the RF MPS Scan-time

The Signal-Transition Route	Before	After	Ratio
	[ms]	[ms]	[%]
Cavity⇒Final Amp.	1.5	0.9	60
Anode PS⇒Final Amp.	1.9	1.0	53
Driver Amp. \Rightarrow Final Amp.	3.5	1.4	40

4. まとめ

本学会では、J-PARC 高周波システムの MPS の概要 と構成について記載した。また、J-PARCの陽子ビーム大 強度化の際に必要とされる MPS の高速化を目的とした PLC の機種交換とプログラム改良、またその前後でのプ ログラムスキャンタイム測定を実施し、作業内容と成果に ついて記載した。結果として RF で使用される各機器の プログラムスキャンタイムを 1/2 程度に短縮し、RF システ ムの MPS の高速化が実現できることが判明した。

今後の展望について、シンクロトロン RF Gr.としては高 周波加速システム全号機の PLC 換装作業、及び改良プ ログラムの実装を進める。また J-PARC、MR 全体としても 各構成機器の進捗状況について統括し、ビーム大強度 化のための MPS 高速化計画を進める予定である。

参考文献

- [1] 横河電機株式会社、"シーケンス CPU 説明書 命令編" 付録 3、ラダーシーケンス命令一覧.
- [2] 横河電機株式会社、"シーケンス CPU 説明書 機能編 (F3SP71,76,-□N/-□S 対応)"、A7-4、スキャンタイム計 算例.
- [3] 横河電機株式会社、"シーケンス CPU 説明書 機能編 (F3SP22,28,38,53,58,59,-□N/-□H/-□S 対応)"、7-4、ス キャンタイム計算例.
- [4] 横河電機株式会社、"シーケンス CPU 説明書 機能編 (F3SP71,76,-□N/-□S 対応)"、A4-43、キャッシュレジ スタ (F).