

cRIO を用いたパルスマグネット用インターロックシステムの開発 DEVELOPMENT OF INTERLOCK SYSTEM FOR PULSE MAGNET USING CRIO

牛本信二^{#, A)}, 榎本嘉範^{B)}

Shinji Ushimoto^{#, A)}, Yoshinori Enomoto^{B)}

^{A)} Mitsubishi Electric System & Service Co.,Ltd.

^{B)} KEK

Abstract

We have made up interlock system for pulse magnet with CompactRIO(cRIO). The cRIO is a combination of a real-time controller, reconfigurable IO Modules (RIO), FPGA module and an Ethernet expansion chassis. By using the FPGA, we achieved the high stability and reliability required for the interlock system. In addition, we built an EPICS server on realtime OS to create a highly available system. We have been developing this system since last year, and now we are progressing on improvement step by step while conducting a long-term test.

1. はじめに

KEK 電子陽電子入射器(以下、入射器)では Energy の異なる 5 つの蓄積リング (PF,PF-AR、SuperKEKB HER/LER および陽電子ビーム用ダンピングリング [DR])への同時入射に向けたビームラインと制御機器の更新[1]を進めている。Figure 1 に入射器の構成を記す。入射器は 2 種類の電子銃を備えた 2 階建て構造の入射部、S-band 加速管 4 本からなるおよそ 10m 長の加速ユニットが 4~8 ユニットで構成される 8 つのセクター、二つの直線部を結ぶ 180 度偏向部、ビームの振り分けをおこなうスイッチヤードで構成される。

電子銃から射出された電子ビームは一様に 2 セクターまで加速されたのち、Energy の異なる下流のリングに向けて 3 セクター以降で加減速をおこなう。また、1 セクターに設置された陽電子標的で生成された陽電子ビームは、2 セクター下流に配置された第 2 ビームスイッチヤードから DR へ入射、取り出したビームを 3 セクターに戻して再度加速をおこなう。

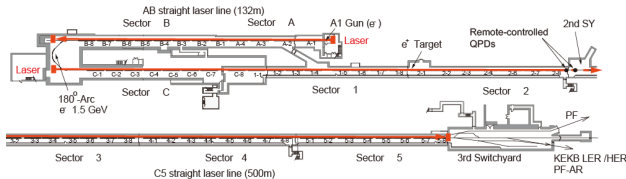


Figure 1: Layout of KEK LINAC.

このようなビーム切り替えにおいて、最適なビーム輸送を実現するため、四極電磁石およびステアリング電磁石を DC からパルスへ交換した。

この変更に伴い、新たにパルスマグネットの制御システムを構築[2]し運用をおこなっている。Figure 2 にパルスマグネット制御システムを記す。

本稿ではこの制御システムにおけるインターロックシステムについて紹介する。

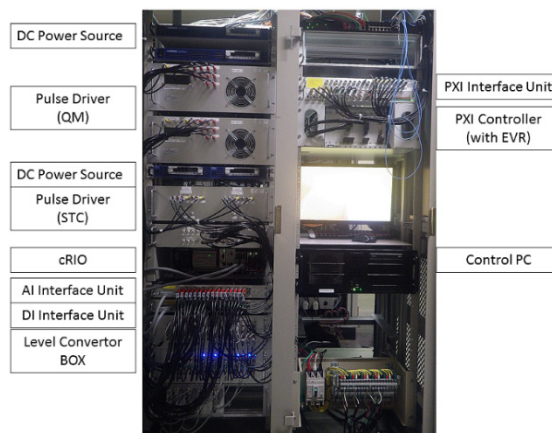


Figure 2: Pulse magnet control system.

2. cRIO 導入の経緯

入射器では RF 源のモジュレータや運転用安全系インターロックシステム等に多くの PLC(Programable Logic Controller)を使用されており、電磁石電源制御システムも PLC を中心に構築されていた。これらのシステムで使用されてきた PLC は、長期間に渡って高い安定性を実現していたが、近年の Gigabit Ethernet に見られるネットワークの高度化や、制御システムの EPICS[3]対応などに機器の更新が追いついていない状況となっていた。

近年、FPGA を搭載した組込み機器などが複数のメーカーから発表され、PLC に代わるシステム構築のベースとして注目されている。新たに開発したパルスマグネット制御システムでは従来の電磁石電源とは全く異なる制御方法となるため、インターロックに関しても、高安定性、高堅牢性を備え、かつ汎用性の高い新しいシステムを目指して開発をおこなうこととなった。その過程で、National Instruments 社の CompactRIO[4](以下、cRIO)に着目し、これをベースとして新しインターロックシステムを構築することとした。Figure 3 に使用した cRIO ユニートを記す。

[#] ushimoto@post.kek.jp

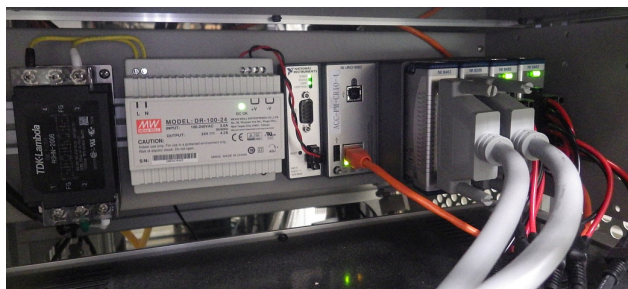


Figure 3: cRIO unit.

cRIO は従来の PLC に対して以下のような優位性があり、尚且つ SuperKEKB 真空グループでの導入、長期運転使用実績などを考慮し、選定した。

- Linux OS 搭載により EPICS 環境の構築が可能
- FPGA による CPU に依存しない信頼性の高いロジック判定と動作
- HDL (hardware description language) を必要せず、LabVIEW[5] による FPGA 開発が可能

3. インターロックシステム

従来の電磁石電源は、電源内部の異常(過電圧、過電流および内部の異常発熱)と電磁石側の異常(コイルに取り付けた温度スイッチと冷却水のフロースイッチ)を外部インターロックとして、電源内で完結した処理をおこなっていた。電磁石制御においては、PLC は一部の例外を除き、インターロック用の機器としては使用していなかった。

一方、新しいパルスマグネットの制御システムは、独自に発したパルスドライバーを中心に複数の機器で構成されている。そのため、従来の電磁石電源に比べて多くの信号を処理する必要がある。Figure 4 にインターロックシステムの概要、Table 1 に使用した cRIO ユニットの構成を記す。

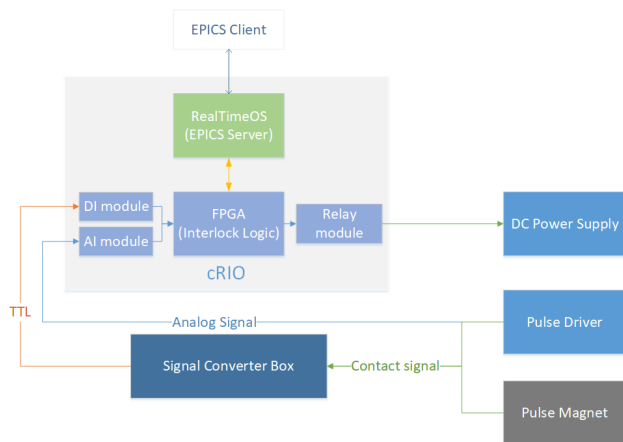


Figure 4: Overview of interlock system.

Table 1: Construction of cRIO Unit

NI cRIO-9063	667 MHz Dual-Core CPU, 256 MB DRAM, 512 MB Storage, Zynq-7020 FPGA, 4-Slot CompactRIO Controller
NI 9403	5 V/TTL, 32 Bidirectional Channels, 7 μ s C Series Digital Module
NI 9205	± 10 V, 250 kS/s, 16-Bit, 32-Channel C Series Voltage Input Module
NI 9402	4-Channel, SPST Relay, 60 VDC (1 A) / 250 VAC (1.5 A) C Series Relay Output Module

温度センサなどのアナログ電圧信号は電圧入力モジュール (NI 9305) に接続する。一方、電磁石のコイル部に取り付けた温度スイッチなどの接点信号は、いったん Level Convertor Box でデジタル信号 (5V/TTL) に変換した後、デジタル入力モジュール (NI 9403) に接続する。これらの信号は全て FPGA で演算およびロジック処理をおこなう。

インターロック信号となる接点出力は cRIO のリレーモジュール (NI 9402) から充電電源のシャットダウン入力に接続されている。インターロック作動時はこの接点が OPEN となることで充電電源が OFF される。その結果、パルスドライバーの充電が停止し、マグネットへの通電が止まる仕組みとなっている。

4. cRIO ソフトウェア

cRIO は搭載する FPGA と RealTimeOS (以下、RT) を同じ LabVIEW プロジェクトで管理しプログラミングをおこなう。今回のシステムでは LabVIEW 2016 を使用した。LabVIEW では個々のプログラムを VI (Virtual Instruments) と呼ぶため、以下ではそれぞれのプログラムを FPGA VI、RT VI と称する。

Figure 5 は cRIO 上における FPGA VI と RT VI の関係についての模式図である。FPGA VI では主に各モジュールの入力信号処理と、インターロック信号に使用するリレーモジュールの出力制御などのハードウェア処理をおこなう。一方、RT VI では EPICS Server の実装や、FPGA VI で使用する変数の管理などのソフトウェア処理をおこなっている。以下に、各 VI の詳細とパラメータの設定、管理方法について記す。

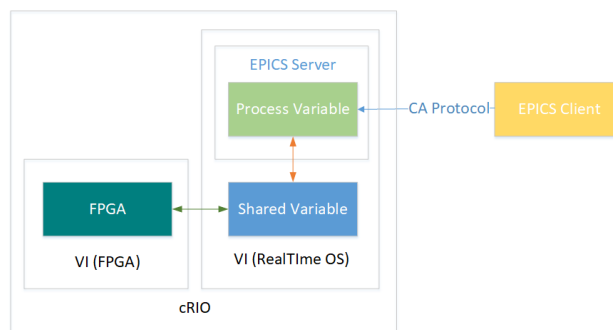


Figure 5: Relation of VI and EPICS Server.

4-1. FPGA VI

cRIO 上の FPGA は RT から直接 I/O として FPGA を制御するスキャンモードと FPGA 単体で動作可能な FPGA モードを有する。今回のシステムでは高信頼性を得るため、RT の影響を受けない FPGA モードでの開発をおこなった。

アナログ入力信号 (AI) の処理では、移動平均とスケールリングを行ったのち、ch ごとに変数として定義した閾値 (HIGH/LOW) に対して TRUE (範囲内)、FALSE (範囲外) の判定をおこなう。一方、デジタル入力信号 (DI) に関しては、信号の HIGH/LOW に応じて、TRUE/FALSE の値を返す。

これら FPGA VI 内で算出した値と各変数は、全て VI 上の GUI (表示器および制御器) に格納している。FPGA VI 上の GUI は変数として RT VI から参照できるため、開発目標であった FPGA VI の再ビルドを必要とせずに、外部から FPGA 上の閾値やロジックの変更が可能なシステムが構築できた。

4-2. RT VI

入射器制御システムのベースである EPICS と連携するため、RT VI では LabVIEW 付属の EPICS I/O Server[6]機能を用い、cRIO 上に CA Server を構築した [7, 8]。

この CA Server は EPICS の PV (Process Variable) のデプロイをおこなったのち、LabVIEW のネットワーク変数であるシェア変数 (Shared Variable) と PV をバインドする。これにより、EPICS からは PV 経由、VI から直接シェア変数を参照することができる。シェア変数を動的に宣言するには LabVIEW DSC モジュールが必要となるが、残念ながらこの機能は cRIO の NI Linux 上ではサポートされておらず、必要な変数は事前にプロジェクトファイル内で用意し、VI のビルド時に都度デプロイをおこなう必要がある。

4-3. パラメータ設定パネル

インターロックに使用するパラメータは cRIO 毎に数百点に及ぶ。直感的かつ容易にこれらの設定をおこなうため専用の VI を作成し使用している。Figure 6 に設定パネルを記す。このパネルでは AI/DI の ch 毎にインターロック出力の有無をマスクで設定する。マトリクス構造を採用したことで、出力に対応した入力信号が一目瞭然となり、設定ミスなどが軽減した。

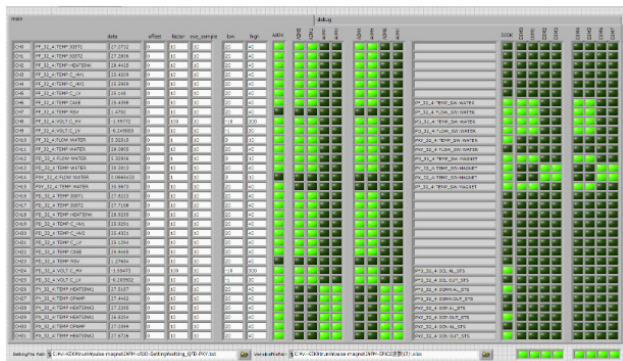


Figure 6: Matrix mask setting panel.

4-4. パラメータ管理

各 cRIO 上には PV 自動生成用 (pvlist.csv) とパラメータ自動設定 (lastdata.csv) の 2 種類のファイルを使用してパラメータ管理をおこなう。

電源投入後、最初に FPGA VI が起動する。FPGA VI にはファイル I/O が無いため、この段階ではパラメータの設定はおこなわれない。次に RT VI が起動すると、まず pvlist.csv を読み込み、PV の生成をおこなう。EPICS Server の正常起動確認後、lastdata.csv を読み込みパラメータの設定が完了する。

通常動作時に EPICS 経由でパラメータの変更した際は、RT VI 上で lastdata.csv の書き換えをおこない、常に最新のパラメータを保持している。

5. システムの運用状況

運用開始時にはいくつかのバグがあったが、修正後は問題なく連続稼働している。しかし 3 カ月を過ぎたあたりで、一部の個所で RT VI が止まる現象が見られた。その際、電源の off/on にて復旧し、その後 2 カ月間問題なく現在まで連続稼働している。さらなる長期安定運転へ向けて現在原因を調査している。

6. 今後の課題

長期連続動作時に発生する RT VI のフリーズ原因を特定する必要がある。また、RT VI の EPICS Server で宣言した PV には、EPICS 標準のアラーム機能が未対応であるため、レコード監視のための新たな仕組みを組み込む必要がある。

これらの問題を解決し、更なる長期安定稼働を実現するため今後もシステム開発を継続する。

参考文献

- [1] Y. Seimiya *et al.*, “KEK 電子陽電子入射器の現状”, Proceedings of the 15th Annual Meeting of Particle Accelerator Society of Japan, Nagaoka, Japan, Aug. 7-9, 2018.
- [2] Y. Enomoto *et al.*, “A NEW PULSED MAGNET CONTROL SYSTEM IN THE KEK ELECTRON POSITRON LINAC”, IPAC2018, Vancouver, Canada, Apr 29 - May 4, 2018.
- [3] Experimental Physics and Industrial Control System; <https://epics.anl.gov/>
- [4] National instruments CompactRIO システム; <http://www.ni.com/ja-jp/shop/compactrio.html>
- [5] LabVIEW; <http://www.ni.com/ja-jp/shop/labview.html>
- [6] LabVIEW EPICS; <http://www.ni.com/white-paper/14144/en/>
- [7] Creating EPICS Server I/O Servers (DSC Module or Real-Time Module); http://zone.ni.com/reference/en-XX/help/370622P-01/lvmve/create_epics_s_serv/
- [8] Using EPICS Server I/O Servers (DSC Module or Real-Time Module); http://zone.ni.com/reference/en-XX/help/370622P-01/lvmve/using_epics_s_serv/