

面実装型3. 3kVSiC ILC電源の開発

A DEVELOPMENT OF SiC MOS FET MARX TYPE KLYSTRON MODULATOR FOR INTERNATIONAL LINEAR COLLIDER.

澤村陽^{A)}, 徳地明^{A)}, 明本光生^{B)}, 中島啓光^{B)}, 川村真人^{B)}

Yo Sawamura^{A)}, Akira Tokuchi^{A)}, Mitsuo Akemoto^{B)}, Hiromitsu Nakajima^{B)}, Masato Kawamura^{B)}

^{A)} Pulsed Power Japan Laboratory Ltd.

^{B)} High Energy Accelerator Research Organization (KEK)

Abstract

ILC (International Linear Collider) plans to conduct collision experiments of electrons and positrons with the highest energy that can now be achieved with a linear accelerator with a total length of about 30 km. The RF power for generating an accelerating electric field in the superconducting acceleration cavity is composed of a multi-beam klystron and a klystron power supply that drives it. The klystron power supply is called a Marx modulator and generates a pulse voltage of 120 kV 140 A 1.9 ms and supplies it to the cathode of the multi-beam klystron. Compact, low cost, high reliability is required. The SiC MOS-FET and the SiC diode of the prototype power supply require a withstand voltage of 2.4 kV and are constructed by connecting two elements of 1.2 kV withstand voltage in series. In this development, in order to further improve the reliability, we report the development of a chopper type MARX unit equipped with a surface mount package 3.3 kV withstand voltage SiC device. A part of this work has been implemented under a joint research project of Tsukuba Power Electronics Constellations (TPEC).

1. はじめに

ILC (国際リニアコライダー; International Linear Collider)は Fig. 1 のイメージ図のように全長 30km を超える長大な直線状の地下トンネルの中に設置される巨大な加速器が計画されている。



Figure 1: International linear collider plan.

超伝導加速空洞に加速電場を生成するためのRF電力は、マルチビームクライストロンとそれを駆動するクライストロン電源で構成される。使用される Fig. 2 のクライストロン電源は MARX 変調器と呼ばれ 120kV 140A 1.9ms のパルス電圧を生成し、マルチビームクライストロンのカソードに供給する。株式会社パルスパワー技術研究所は KEK と共同でクライストロン電源を開発中である。



Figure 2: SiC MOS FET MARX power supply for ILC klystron modulator.



Figure 3: Pulse modulator power supply for ILC.

Figure 3 の ILC 用 SiC MOS FET MARX 方式クライストロンモジュレータ用電源に 20 ユニット搭載される。

電源は MARX 回路+PWM チョッパー回路基板を 80MARX 構成で PWM 制御によるドループの補償と位相制御によるリップルの低減を図ることにより、実装する主コンデンサを極力小型化し(40 分の 1)、基板サイズは 10 分の 1 相当の特長を有している。

本稿は、ILC 加速器に設置されるクライストロン用モジュレータ電源の開発に関するものである。搭載される電源は、小型化、低コスト化、高信頼性が強く望まれ、また電源が出力するパルスはフラットトップが 1.9ms の非常に長いパルス幅と電圧変動率 1%以内という高精度の出力が要求される。

2. 開発の目的と内容

本研究では、MARX 回路+PWM チョッパー回路基板を 80MARX 構成で PWM 制御によるドループの補償と位相制御によるリップルの低減を行っている。試作電源のブロック図を Fig. 4 に示す。SiC MOS-FET(1.2kV 2S3P), SiC ダイオード(1.2kV 2S), IGBT(2.5kV 1S), Si ファーストリカバリダイオード (1.5kV 2S)で構成している。

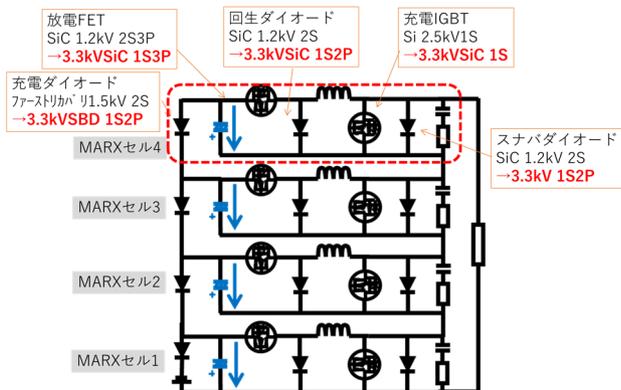


Figure 4: Block diagram of prototype power supply.

デバイスの高耐圧化をはかり、より信頼性を増すために、面実装型 3.3kV 耐圧 SiC デバイスで実装実験を行うことを目的とし開発を行った。Figure 5 は試験に使用した TO-268 パッケージの面実装型 3.3kV SiC MOS と TO-247 パッケージの SiC 3.3kV SBD である。

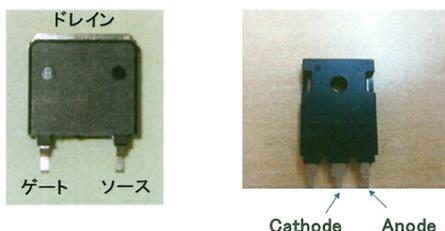


Figure 5: Surface mount type 3.3 kV SiC MOS Package TO-268 (left), SiC 3.3 kV SBD Package TO-247(right).

MARX セル基板で、従来 1.2kV 耐圧素子用 2 シリーズから 1 シリーズへ変更し 3.3kV 素子を実装した。パターン変更は ILC 用パルスモジュレータ電源 1 ユニット分、MARX セル 1~MARX セル 4 の 4 枚実施した。今回、MARX セルに実装の SiC 3.3kV MOS FET/ SBD と従来の 1.2kV 耐圧素子のスペック比較を Table 1、Table 2 に示す。

Table 1: SiC 3.3kV MOS FET Spec Comparison

	SiC3.3kV MOS (AIST, ADPERC)	SCH2080KE (ROHM)
V_{DSS}	3.3kV	1.2kV
$R_{DS(ON)}$ (Typ.)	60~120m Ω	80m Ω
I_D	-	40A
V_{GS}	0/+20V	-5V/+20V
V_{th}	2.4~2.7V	1.6-4.0V
V_{SD} ($V_{GS}=0V$)	-	-1.3V
Package	TO-268(G_D_S)	TO-247(G_D_S)

Table 2: SiC 3.3kV SBD Spec Comparison

	SiC3.3kV SBD (AIST, ADPERC)	SCS220KG (ROHM)
V_R	3.3kV	1.2kV
I_F	21A	20A
V_F	-	1.4V (Typ.)
I_R	-	20uA (Typ.)
Package	TO-247(x_C_A)	TO-220(C_A)

3. MARX 基板製作と面実装 FET の実装

3.1 面実装型 3.3kV SiC の MARX 基板への実装

面実装型 3.3kV SiC の冷却は汎用の面実装ヒートシンクを加工し大型ヒートシンクの組み合わせで十分な冷却能力を稼いだ。

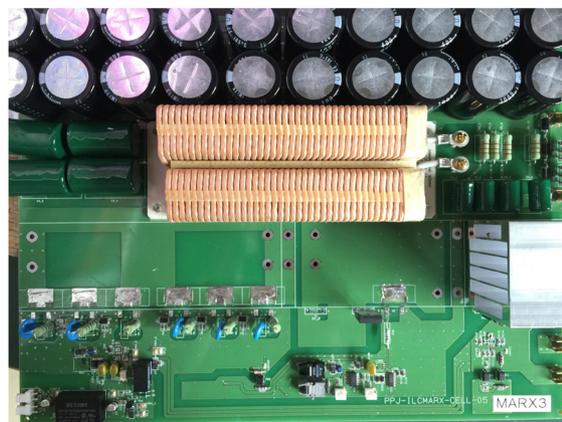


Figure 6: MARX printed circuit board.

Figure 6 の MARX 回路基板は面実装型 3.3kV SiC MOS が実装可能な Fig. 7 の汎用 TO-268 パッケージ用面実装型ヒートシンクを加工して使用することとし、プリント基板のパターン設計を行った。

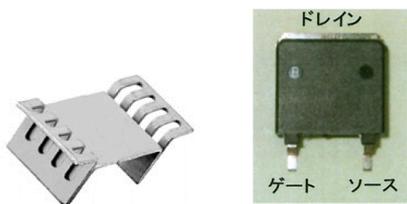


Figure 7: Surface mount type heat sink (left) for general purpose TO-268 package and surface mount 3.3 kV SiC MOS (right).

Figure 8 のように TO-268 パッケージ用面実装型ヒートシンクの実装は上部フィン部分をカットし、放熱効果を高めるため大型ヒートシンクを上部に実装した。



Figure 8: Mounting of surface mounted heat sink for TO-268 package.

Figure 9 に試験に用いた MARX 基板の部品実装後の写真を示す。



Figure 9: Picture of MARX board after component mounting.

3.2 MARX 基板定格 5 Hz ヒートラン試験と素子温度測定結果

面実装型 3.3kV SiC 素子を実装した MARX 基板で定格条件でのヒートラン試験を行った。

- 充電電圧: -2kV
- 負荷抵抗: 13.9 Ω
- PWM 周波数: 50 kHz
- PWM duty: 80%→97%
- PWM パルス数: 95 発→1.9ms
- 繰り返し周波数: 5Hz

定格運転での出力電圧、出力電流の測定波形を Fig. 10 に示す。

CH3(シアン): 出力電圧 -1.91kV
CH4(マゼンタ): 出力電流 139A

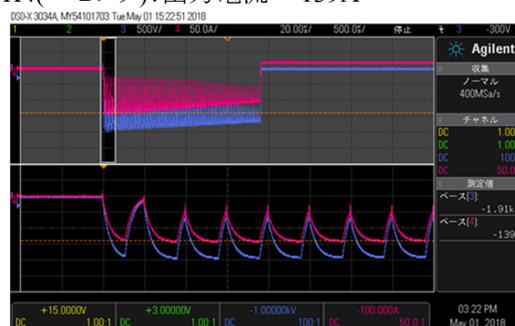


Figure 10: Output voltage and output current measurement waveform under rated operation.

繰り返し周波数を可変したヒートラン試験でヒートシンクと面実装 3.3kV SiC FET 温度変化を Fig. 11 に、ヒートシンク温度に対する面実装 3.3kV SiC FET 温度差変化を Fig. 12 に示す。

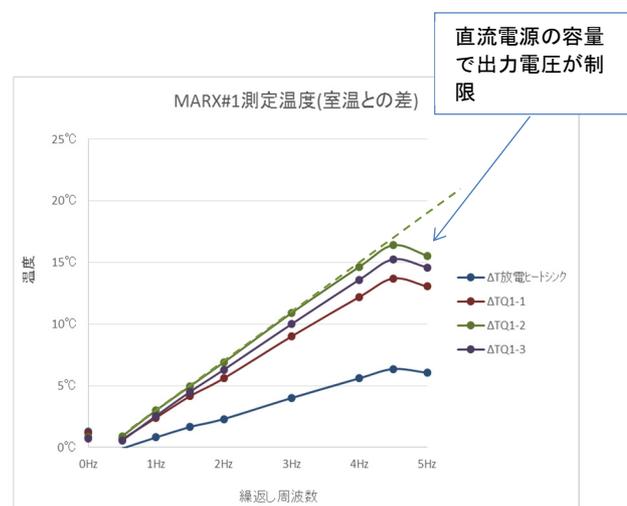


Figure 11: Heat sink and surface mount 3.3 kV SiC FET temperature change.

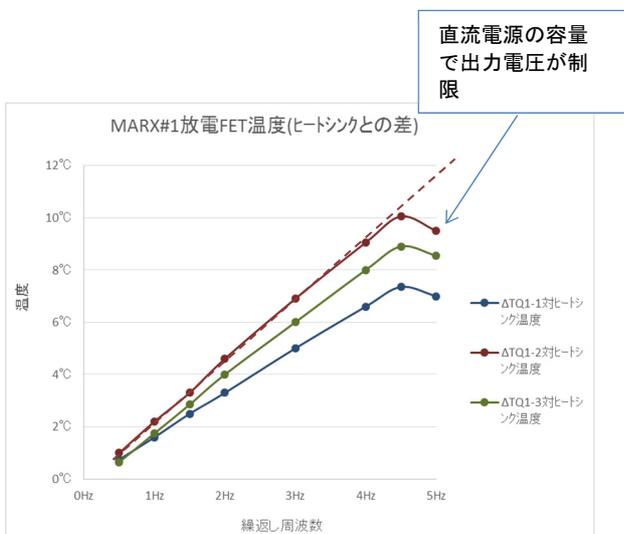


Figure 12: Surface-mounted 3.3 kV SiC FET temperature difference change to heat sink temperature.

Figure 11, Fig. 12 で繰り返し周波数 5Hz での温度が 4.5Hz より低下しているが、測定環境の直流電源の容量で制限を受け、5Hz 時の出力電圧が低下してしまったためである。直流電源の容量が十分とすると、Fig. 11 のヒートシンクと面実装 3.3kV SiC FET 温度変化は最も温度上昇が高い Q1-2 で約 21°C、Fig. 12 の、ヒートシンク温度に対する面実装 3.3kV SiC FET 温度差変化でも同じく Q1-2 で約 12°C に収まると推測される。

3.3 大型ヒートシンク、面実装ヒートシンク、FET の各温度上昇からの熱抵抗の考察

Figure 13 に大型ヒートシンク(LSI クーラー製 64V64 L=190mm)の断面図を示す。

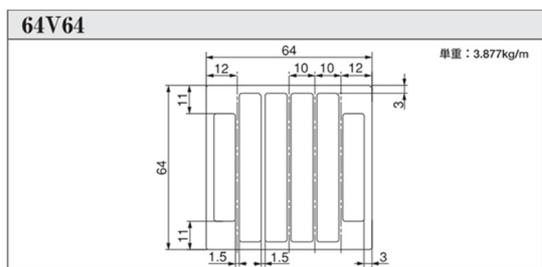


Figure 13: Large heat sink; cavity structure of 64 V 64 made by LSI cooler.

Table 3 に大型ヒートシンクのパラメータを示す。

Table 3: Parameter of Large Heat Sink

Parameter	
Cavity area	About 2600 mm ²
Cooling FAN	Sanyo Denki Co., Ltd. 109R0612H4D01
Air volume	0.53 m ³ / min
Wind speed	3.4 m / s

風速 3.4m/s の大型ヒートシンクの熱抵抗は Fig. 14 より 0.39°C/W と求められる。

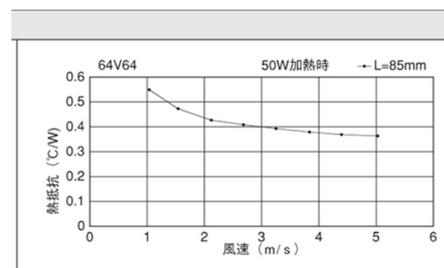


Figure 14: Large heat sink; thermal resistance to wind speed of 64 V 64 made by LSI cooler.

繰り返し周波数 5Hz 試験時の大型ヒートシンクの温度上昇は 7°C であることより、面実装型 3.3kV SiC FET 3 並列分の発熱は 7°C / 0.39°C/W = 17.9W と計算できる。Figure 8 の実装手法では Fig. 15 のような熱抵抗の構成となっている。

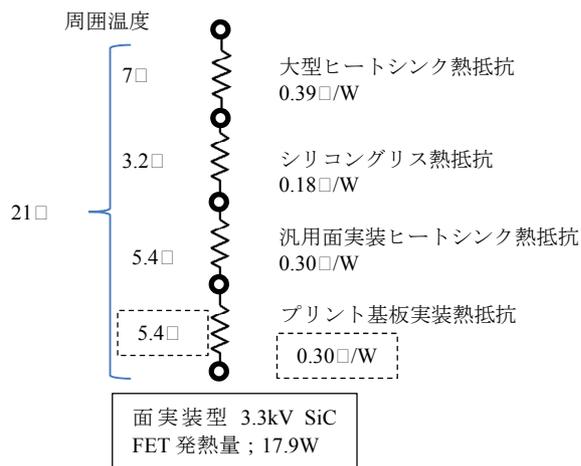


Figure 15: Configuration diagram of thermal resistance.

Table 4 にシリコングリスのパラメータを示す。

Table 4: Parameters of Silicon Grease

Parameter	
Silicone grease	MODEL SCH-20 manufactured by Sun Hayato
Thermal conductivity K	0.84 W / m · K
Silicone grease thickness t	0.1 mm
Silicone grease area (L × W)	17.5 mm × 12.7 mm
Thermal resistance θ	$\theta = t / (K \times L \times W) = 0.53 \text{ }^\circ\text{C/W}$ (Since three FETs are used in parallel, 0.18 $^\circ\text{C/W}$)

17.9W の発熱量に対する温度上昇は $0.18^\circ\text{C/W} \times 17.9\text{W} = 3.2^\circ\text{C}$ である。

次に Fig. 16 汎用面実装ヒートシンク熱抵抗を求める。

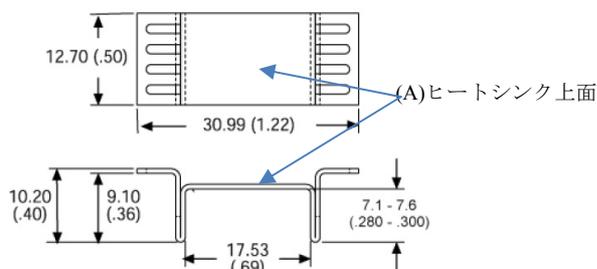


Figure 16: General purpose surface mounting heat sink shape drawing.

汎用面実装ヒートシンクは、フィン部分をカットして使用し、(A)ヒートシンク上面部分で Fig. 13 の大型ヒートシンクと面接触できるようにした。面接触部分はサンハヤト製 MODEL SCH-20 のシリコングリスを厚さ 0.1mm で塗布した。Table 5 にヒートシンクのパラメータを示す。

Table 5: Parameters of General Purpose Surface Mount Heat Sink

Parameter	
General purpose surface mounting heat sink	573400D00010G (made of aluminum) manufactured by Aavid Thermalloy
Thermal conductivity of aluminum K	236 W / m · K
Leg length t	7.6 mm
Leg cross sectional area (L × W)	12.7 mm × 1.4 mm
Thermal resistance θ	$\theta = t / (K \times L \times W) / n = 0.91 \text{ }^\circ\text{C/W}$ (General-purpose surface mounting heat sinks are used in parallel, 0.30 $^\circ\text{C/W}$)

17.9W の発熱量に対する温度上昇は $0.30^\circ\text{C/W} \times 17.9\text{W} = 5.4^\circ\text{C}$ である。プリント基板実装の熱抵抗の推定を行った結果を Table 6 に示す。

Table 6: Estimation of Thermal Resistance of Printed Circuit Board Mounting

Estimated value	
Total temperature rise	21 $^\circ\text{C}$
Temperature rise of the large heat sink	7 $^\circ\text{C}$
Temperature rise of the general-purpose surface mount heat sink	5.4 $^\circ\text{C}$
Temperature rise of the printed circuit board	21 $^\circ\text{C} - (7 \text{ }^\circ\text{C} + 3.2 \text{ }^\circ\text{C} + 5.4 \text{ }^\circ\text{C}) = 5.4 \text{ }^\circ\text{C}$

熱抵抗は発熱量が 17.9W であることから $5.4^\circ\text{C} / 17.9\text{W} = 0.30^\circ\text{C/W}$ と推定される。上記、大型ヒートシンク、面実装ヒートシンク、FET の各温度上昇からの熱抵抗の考察より全体の熱抵抗の構成は妥当なもの判断する。また、今回開発した面実装デバイスの放熱手法として有効であることが確認できた。

4. 今後の展望

今後、MARX 基板 4 段構成の MARX ユニットとしての動作を確認し、3.3kV デバイスでの高耐圧化、高信頼性の電源構成を目指す。また 3.3kV 以上の素子への交換によりデバイスの高耐圧化をはかり、ILC 用チョッパ型 MARX 電源のより信頼性を向上させることを検討していく。

謝辞

本研究の一部は、共同研究体「つくばパワーエレクトロニクスコンステレーション (TPEC)」の事業として行われた。また、共同研究の高エネルギー加速器研究機構の方々に感謝の意を表す。