

サイリスタのアバランシェモードを用いた高電圧・高電流パルス電源の開発 DEVELOPMENT OF A HIGH VOLTAGE AND HIGH CURRENT PULSER USING AVALANCHE THYRISTERS

内藤孝[#], 明本光生

Takashi Naito[#], Mitsuo Akemoto

KEK, High Energy Accelerator Research Organization

Abstract

A high voltage and high current pulse switch has been developed using the avalanche mode of thyristor for the high voltage pulse source. Thyristor switches from off to on when the exceeded voltage of the beak over voltage of the thyristor is applied. We call the switch mode as an avalanche mode(AM). The AM thyristor has many advantages that there is no need the gate drive circuits for each thyristor, the first switching characteristics compare to the gate mode switching, etc. The switching characteristics of 17 stages of the AM thyristors are that the peak pulse voltage 22kV, the peak current 440A, the switching time 20s and the pulse width 100ns, respectively. The Marx circuit configuration of the AM thyristors is available to reduce the apply DC voltage. The switching characteristics of 12 stages of the AM thyristors with the Marx circuit are that the peak pulse voltage 11.5kV, the peak current 230A, the switching time 30s and the pulse width 50ns, respectively.

1. はじめに

高電圧短パルスをビーム加速やキッカー電源として使用するため[1-3]、開発を行っている。当初、Drift Step Recovery Diode(DSRD)を用いた高速、高電圧パルス電源を開発していたがパルスピークを大きくするためには DSRD をドライブするパルスも大振幅の必要があり、ある程度高速で高電圧パルス電源が必要であることが解った。また、DC-RF 電子銃などの応用では短パルスで高電圧パルスが必要となる。我々は基礎研究として短パルスによる電子銃の開発を進めている。このパルス源の候補として、サイリスタの Avalanche モードを使ったパルス電源を開発した。サイリスタは大電流でスイッチするデバイスである利点を生かして最近ではクライストロン用サイラトロン代替としての大電流スイッチが開発されている[4]。この応用では通常のゲートトリガの回路を多段で使用しマイクロ秒のスイッチング速度を得ている。

サイリスタの Avalanche モードを使うとトリガ回路は最下段のみで高電位のゲート回路を必要としない。また、高速で大電流をスイッチ出来る可能性がある。既に 2 端子のサイリスタ構造の Beak over diode(BOD)[5]を使ったパルス源が開発されている[6]。BOD は使用電流がパルスでも 200A と小さいため我々の目的には使用できないがサイリスタをパルス源として使用出来ることを示している。通常のサイリスタは応答速度が遅いが、今回 MOS gated サイリスタを使用することで 20ns 程度のスイッチング速度が得られることが解った。

他方でバイポーラトランジスタを使ったアバランシェスイッチ回路は熱電子銃のグリッドパルサーやレーザーなど既に実用化されている。アバランシェ

スイッチに用いられているバイポーラトランジスタは 300mW 程度の非常に小さいものであり、1ns を下回る高速のスイッチングを実現することが出来るが耐圧が 200V 程度と低く高電圧化することは難しい。また、1000A を超える大電流を流すことも難しい。今回、試験に用いた MOS gated サイリスタは耐圧 1500V、11kA(1 μ s)の定格であるため高電圧化、大電流化が期待出来る。

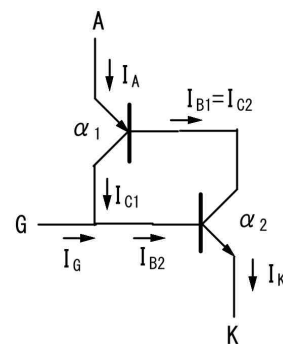


Figure 1: Schematic drawings of the inside of thyristor.

2. ブレークオーバー電圧近傍のサイリスタの動作

Figure 1 にサイリスタの等価回路を示す。アノード電流 I_A 、カソード電流 I_K 、ゲート電流 I_G とし、二つのトランジスタのベース電流 I_{B1} 、 I_{B2} 、コレクタ電流 I_{C1} 、 I_{C2} 、コレクタ遮断電流 I_{CBO1} 、 I_{CBO2} 、ベース接地電流増幅率 α とする。pnp トランジスタのベース電流 I_{B1} は、

$$I_{B1} = (1 - \alpha_1)I_A - I_{CBO1} = I_{C2} \quad (1)$$

npn トランジスタのコレクタ電流 I_{C2} は、

[#]takashi.naito@kek.jp

$$I_{C2} = \alpha_2 I_K + I_{CBO2} \quad (2)$$

$I_{B1} = I_{C2}$ であるから

$$(1 - \alpha_1) I_A - I_{CBO1} = \alpha_2 I_K + I_{CBO2} \quad (3)$$

$I_K = I_A + I_G$ より、

$$I_A = \frac{\alpha_2 I_G + I_{CBO1} + I_{CBO2}}{1 - (\alpha_1 + \alpha_2)} \quad (4)$$

式(4)においてオン状態は分母が0に近づき I_A が非常に増大する、オフ状態は $\alpha_1 + \alpha_2 \ll 1$ であり分母があまり減少せず、分子と同程度の I_A が流れる。

印加電圧を増やし V_{CBO} 近くの電圧をサイリスタに印加すると α は $\alpha \propto M$ 。ここで M は増倍率で下記の実験式が導かれている。

$$M = \frac{1}{1 - (V/V_B)^n} \quad (5)$$

ここで V は印加電圧、 V_B は電子なだれ降伏電圧、 n は降伏電圧に関係した定数である。これらの式からサイリスタは α の変化によって急激に電流が増加する。サイリスタの電圧電流特性を Fig. 2 に示す。オフ状態では電流はほとんど流れないが、ゲート電流を流すことによって α が変化し、オン状態へと移行する。 α の変化は I_G によって制御されるのが一般的であるが、 $I_G = 0$ であっても電圧が一定値を超えると電子なだれが発生し、オン状態になる。この電圧はブレイクオーバー電圧と呼ばれる。

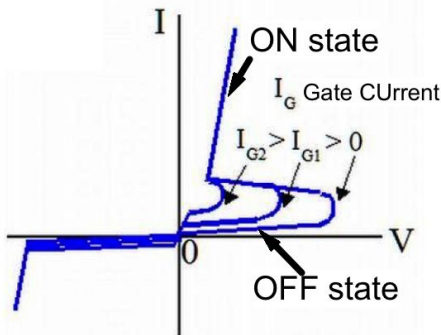


Figure 2: Switching characteristics of thyristor for the different gate current. Thyristor can switch even though $I_G = 0$, when exceed the break over voltage.

サイリスタをゲート電流で制御せずに、ブレイクオーバー電圧を超える電圧を印加することでスイッチング動作をさせることが出来る。通常サイリスタをブレイクオーバー電圧でスイッチさせると過大電力でサイリスタが壊れてしまうため、特殊な用途を除いてはブレイクオーバー電圧を超える Avalanche スイッチ動作はしない。しかし、外部回路で電流を制御すれば高電圧、大電流のスイッチが出来る可能性がある。また、ブレイクオーバー電圧を超える電圧を印加する時に dV/dt が大きくなるとサイリスタの浮遊容量を介して2つのトランジスタのエミッタを電流が流れ α の変化が起こり、ターンオンが起きる。結果的にカソードに印加する電圧の dV/dt が大きいとゲート電流が流れたと同じ効果を生みスウィ

チする。

3. サイリスタのアバランシェ特性

ブレイクオーバー電圧でスイッチさせた時のスイッチング動作を確認するために Fig. 3 の回路で試験を行った。サイリスタにある程度の電圧を印加した状態でカソードの電圧を大きく下げるとスイッチ動作をするがゲート電流でスイッチさせた場合と同じ様なスイッチ特性となる。すなわち動作速度は通常のサイリスタのスイッチング速度と同じような速度でスイッチングする。Figure 4 に最大定格電圧 1200V の CS35-12 (IXYS 社) の特性を示す。CS35-12 は仕様では Gate Delay が $2\mu s$ 以下なので $1\mu s$ 近く遅れてスイッチしていることが解る。サイリスタは他にも何種類かを試験したがほとんど Gate Delay に従った時間遅れを示した。

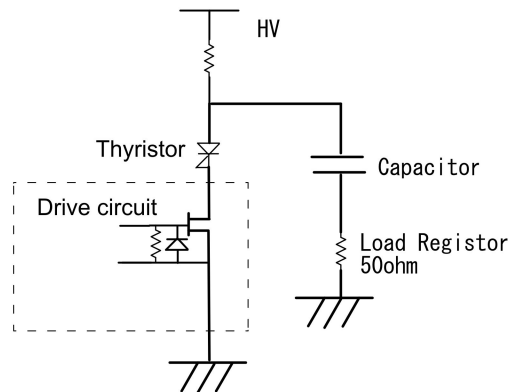


Figure 3: Test circuit for the break over voltage switch of the thyristor.

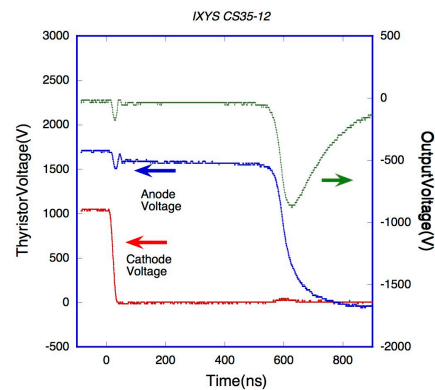


Figure 4: Switching characteristics of CS35-12 (IXYS), when the break over voltage is applied to the cathode.

最近、クライストロンモジュレータ用のサイラトロンに Gate MOS Thyristor MMIX1H60N150V1 (IXYS 社) が有望と目され開発されている。

我々は同シリーズの TO-247 パッケージバージョン IXHX40N150V1HV (IXYS 社) を主に評価した。IXHX40N150V1HV の定格を Table 1 に示す。このサイリスタの特徴はパルスではあるが最大電流が大きいこと他に Rise time が 100ns と高速であること。

Avalanche モードではさらに高速になることが期待される。

Table 1: Specification of IXHX40N150V1HV (IXYS)

Max. Voltage	1500V
Max. Current (1 μ s)	11kA
Gate delay	50ns
Rise time	100ns

IXHX40N150V1HV のスイッチング特性を Fig. 5 に示す。Cathode 電圧が変化してから約 100ns でスイッチしている。スイッチング速度も CS35-12 と比較して高速でスイッチしている。Cathode 電圧の変化と共に Anode 電圧もある程度変化している。浮遊容量を介して Anode 電圧に変化が現れているものと思われる。

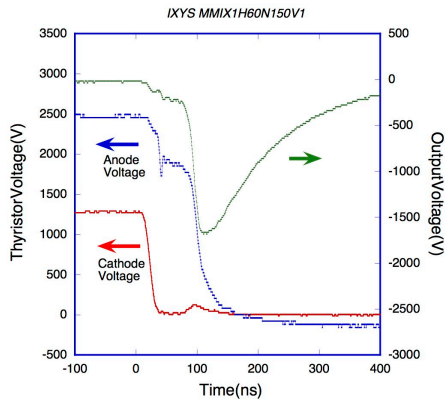


Figure 5: Switching characteristics of IXHX40N150V1HV (IXYS), when the break over voltage is applied to the cathode.

4. 多段接続パルス電源の性能

Figure 3 のサイリスタを多段に接続することによって印加電圧を上げ、大出力化を図った。

多段接続で問題になったのはサイリスタの break over 電圧近くまで直流電圧を印加するため通常使われる分割抵抗ではリーク電流の違いによってアンバランスが生じ、過大電圧でサイリスタを壊してしまうことが度々発生した。分割抵抗と併用しツエナーダイオードを使用して過大電圧が印加されないようにすることでこの問題を解決した。(特許出願中:特願 2018-126427)

現在までに 17 段まで多段に接続し、50 Ω 負荷で 22kV の出力を確認した (Fig. 6)。立ち下がり時間は多段にしても劣化することなく立ち下がっている。これはアバランシェ回路の特徴であり、多段接続してもスイッチング速度の劣化がほとんどない。

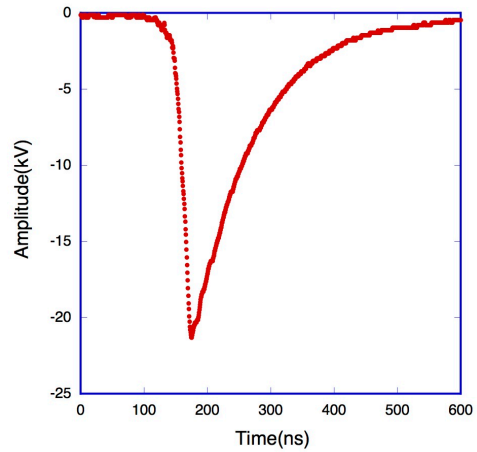


Figure 6: Output waveform of the multi-stage avalanche switch: Vout 22kV(50ohm load), Fall time 20ns, FWHM 100ns.

5. MARX 回路によるパルス電源

耐圧の低いデバイスを用いて高電圧の出力を得る方法として MARX 回路はよく用いられる。充電を並列に行い出力時に直列になるよう回路構成することで印加した高電圧より高い電圧の出力を得ることが出来る。直流印加電圧を低くすることは放電の危険性を回避出来るばかりではなく、コンデンサなどの使用デバイスの耐圧を下げることで高電圧装置では非常に大きなメリットである。Figure 7 はサイリスタ Avalanche モードの MARX 回路の構成を示す。

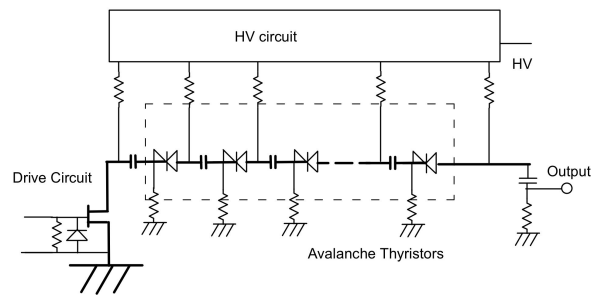


Figure 7: Schematic drawings of the Marx circuit using the AM thyristors.

Figure 8 にサイリスタ 12 段の MARX 回路による出力波形を示す。ピーク電圧は 11.5kV(50 Ω 負荷)、ピーク電流 230A であった。CR 負荷であるため指数関数的に減衰するはずであるが DC カットのコンデンサの容量が十分でなかったため急激に戻った波形になっている。

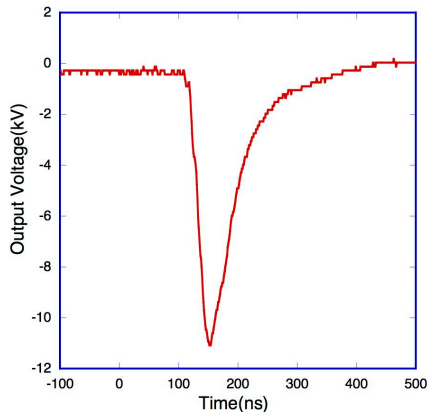


Figure 8: Output waveform of the MARX circuit using the multi-stage avalanche switch: V_{out} 11.5kV(50ohm load), Fall time 30ns, FWHM 50ns.

6. まとめ

サイリスタのカソードに Break over 電圧を超える電圧を印加することでスイッチさせる Avalanche モードを使ったパルス生成試験を行った。

MOS gated サイリスタはゲートスイッチでも高速の時間応答を持ち Avalanche モードではサイリスタ 17 段でピーク電圧 22kV(50Ω 負荷時), 立ち下がり時間 20ns であった。また、MARX 回路構成にすることによってサイリスタに印加する直流電圧を低くすることが出来る。MARX 回路ではサイリスタ 12 段でピーク電圧 11.5kV(50Ω 負荷時), 立ち下がり時間 30ns あった。

サイリスタの仕様ではさらに大電流が可能と思われるので、今後サイリスタの段数を増やしさらに高電圧、高電流を試験する予定である。また、長期使用の安定性やサイリスタの劣化なども評価する予定である。バイポーラトランジスタのアバランシェパルスでは長期使用時のトランジスタの劣化の問題がある。また、負荷側からの反射などによる異常電圧発生時にサイリスタが壊れないかなど、実用まで多くの課題を克服する必要がある。

謝辞

本研究は科研費 JP16K05034 の助成を受けたものです。本研究の一部は、共同研究体「つくばパワーエレクトロニクスコンステレーション(TPEC)」の事業として行われました。本研究を支援していただきました山口施設長、道園主幹に感謝致します。

参考文献

- [1] G.J. Caporaso *et. al.*, LLNL-JRNL-416544, SEP. 2009.
- [2] R. Ganter *et. al.*, "Electron beam characterization of a combined diode rf electron gun", PRST-AB 13, 093502 (2010).
- [3] K. Hasegawa *et. al.*, "パルス高電圧を用いた電子銃の実験", PASJ2005 pp361-363, Jul(2005).
- [4] M. Akemoto *et. al.*, Proc. of this conference.
- [5] <http://ixapps.ixys.com/DataSheet/L024.pdf>

- [6] Qing Liu *et. al.*, "Development of A 4kV EMP Generator Based on Break Over Diode ", 2014 IEEE PES Asia-Pacific Power and Energy Engineering Conference (APPEEC) 7-10 Dec. 2014 , Hong Kong, China.