

# J-PARC リニアック クライストロンパービアンス&ゲインモニタの開発状況

## DEVELOPMENT OF KLYSTRON PERVEANCE AND GAIN MONITOR

### IN J-PARC LINAC

堀利彦<sup>#, A)</sup>, 篠崎信一<sup>B)</sup>, 佐藤福克<sup>B)</sup>, 溝端仁志<sup>B)</sup>, 福井祐治<sup>B)</sup>, ニツ川健太<sup>B)</sup>  
Toshihiko Hori<sup>#, A)</sup>, Shinichi Shinozaki<sup>B)</sup>, Yoshikatsu Sato<sup>B)</sup>, Satoshi Mizobata<sup>B)</sup>, Yuji Fukui<sup>C)</sup>, Kenta Futatsukawa<sup>C)</sup>

A) Nippon Advanced Technology Co. Ltd.

B) J-PARC center, Japan Atomic Energy Agency

C) J-PARC center, High Energy Accelerator Research Organization

#### Abstract

The triode klystrons with a modulating anode have been used for the J-PARC linac. Recently, we exchanged four klystrons due to the frequent discharge at a modulating anode in the klystron tube. In order to understand the discharge mechanism and to estimate the time to replace the klystron, we need to monitor the long term performance of the klystron such as the degradation of a cathode emission current and the RF gain of the klystron tube and so on. Therefore, we started to develop the klystron perveance and gain monitor module (NIM Standard one).

In this paper, we will present the design concept of the monitor module, and the first performance test result using the module prototype.

#### 1. はじめに

J-PARC リニアック RF 源のクライストロン(TETD 製.)は変調アノード(M-アノード)付の熱陰極型 3 極管[1]である。総数:45 本の内訳は 324 MHz、972 MHz の球が各々 20、25 本である。クライストロンカソードに最大 110kV の DC 電圧を供給する直流高圧電源の総数は 12 台で、電源とクライストロンの構成比は 1:4 である[2]。

運転開始時(2006/10)の 324 MHz クライストロン:19 本の内、現在(2016/7)までに 5 本を交換した。システム変更に伴う 1 本を除いて、交換原因は M-アノードとボディ間の耐電劣化により運転電圧まで高圧が印加できなかったためである[3]。残り 14 本の総運転時間は約 50,000 時間に達しており、いつ寿命を迎えてもおかしくない時間とも考えられる。ユーザー利用運転中の継続的な加速器運転は我々の最重要課題である。ユーザー運転中の突発的なクライストロン交換作業を回避する方策として、長時間運転時の球の性能劣化を正確に把握、診断するモニタ系を整備、構築することが有用だと考えられる。その一環として、運転中の「クライストロンパービアンスと利得」データを精度よくモニタ可能なシステムを現在、開発中である。本報文ではシステムの中核を担う Signal Processing 機能を有する NIM 規格の電子回路モジュール(プロトタイプ)の設計方針やその性能を評価するためにに行った試験の結果などについて報告する。

#### 2. 当期のクライストロン交換状況

当期(2015/10~2016/7)は 2016 年 3 月に DTL#1 クライストロンを新品の球と交換した。交換原因は上述の M-アノードの耐電劣化である。我々は M-アノードの放電回数を積算する「放電カウンタモジュール」とオシロスコープでの放電波形解析をビーム運転中、常時行っている[4]。Figure 1 に上記 DTL#1 クライストロン交換直前

<sup>#</sup> hori3263@post.j-parc.jp

にモニタされたクライストロン高圧部の代表的な波形を示す。図中、M-アノード電位(紫)は次発の 25 Hz 変調パルスタイミングまでカソード電位より低い状態が持続し(Figure 1 では 12 ms、持続時間は放電ショット毎に異なる)、カソード電流もこの期間流れ続ける。今回の球は、最初にこのような放電持続波形がモニタされてから寿命に至るまで(猶予期間)約 4 カ月であった。この期間中、クライストロン保護インターロックが約 30 回発報し、その都度 J-PARC 加速器のビーム利用運転を停止させた。

今年の夏季メンテナンス期間中に SDTL#6 クライストロンを交換するが、これはビーム利用運転中の交換作業を回避するためである。この球は放電回数が極端に少ないにも関わらず、放電持続波形が 6 月初旬にモニタされた。寿命を迎える前の段階で交換を決断したのは今回が初めてである。M-アノードの持続的放電と球の寿命とは不可避であり(猶予期間は球によって異なるが)放電持続波形が“モニタされる/されない”は球の交換時期を予知するための有用な判断基準である。

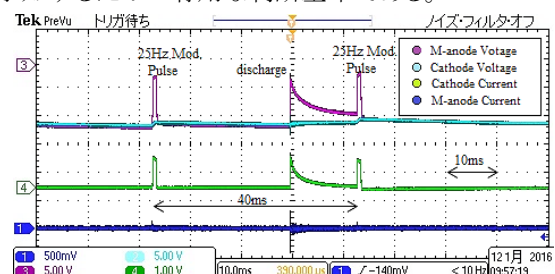


Figure 1: The Typical Waveform of the monitoring signals for a Klystron when the M-anode discharged.

#### 3. パービアンス、利得と動作点

##### 3.1 パービアンス

クライストロンのパービアンスは電子銃の電極形状で決定される値であり、電子銃設計を行う際の重要なパラ

メータである。パービアンスは以下の式で表される。

$$\mu P = 10^6 I_k V_k$$

ここで  $\mu P$  はマイクロパービアンス、 $V_k$  はカソード電圧、 $I_k$  はカソード電流である。ただし、この式はクライストロンを空間電荷制限領域で使用しているときに成立する。カソードは Ba 含侵型ディスペンサーカソードであり、運転中のカソードは極微量ながら Ba が蒸発していく、いわゆる「エミッション減」が生じる。クライストロンの長時間運転時に問題となるクライストロンパワー減少原因の一つがこのエミッション減である。なお、M-アノード付きのクライストロンでは M-アノード電圧の変動がパービアンスの変化としてモニタされる。

### 3.2 利得

増幅率を表す利得(ゲイン):  $G$  は以下の式で表される。

$$G (dB) = 10 \log_{10} (P_{output} / P_{input})$$

ここで、 $P_{output}$  はクライストロンの出力電力、 $P_{input}$  は入力電力である。具体的な数値で以下に述べる。324 MHz クライストロンの代表的な特性として、Figure 2(a), (b)にクライストロン入出力特性及び出力パワーに対する利得曲線を示す。球は Serial Number 0213 型 (DTL#2 ステーションで使用) であり、カソード電圧を 95 kV から 110 kV まで 5 kV ステップで変化した時の図である。Figure 2(a)よりカソード電圧と飽和点での出力パワーの関係は約 0.4 MW/5kV の割合で上昇すること、入出力の関係がほぼ直線的に増加する領域と飽和領域との変曲点は、電圧の上昇と共に低い入力パワー側にシフトすること、などが読み取れる。(a)の値から計算でカソード電圧別の利得を求めた図が Figure 2(b)で、電圧一定の条件下では、利得は変曲点まで出力パワーの増加と共にほぼ直線的に減少する傾向を有する。

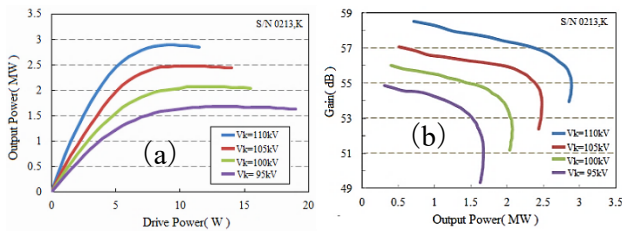


Figure 2: The typical klystron performance, (a) Klystron input vs output power characteristics, and (b) Klystron output power vs gain characteristics.

### 3.3 クライストロンの最大動作点

クライストロン用高圧電源は変調パルス内 (0.7 ms) で最大 5%のサグを許容するよう設計されている[5]。従って、クライストロン出力で理想的な矩形波出力を得るには、低電力 RF (LLRF) 側で Figure 2(a)の入出力特性の直線領域を利用したパルス内振幅、位相制御が行われている[6]。次に我々のクライストロンに要求される出力パワーであるが、空洞を励振するための excitation power ( $P_{exc.}$ )に加えて、加速された負イオンビームのビームローディングを補償する beam loading compensation power ( $P_{beam}$ )との合算された値となる。Figure 3 にクライストロンステーション別、空洞励振/ローディング補償別の要求パワー(設計値)を色分け表示した。ローディン

グ補償は加速ビームが 50 mA (チョッピング無し、56%のチョッピングレートで換算すると 89 mA) 時のものである。これらの値に加えて、カソード電圧変動などに対応するための 10%のマージン分を考慮した、いわゆるクライストロンの最大動作点は DTL#2 ステーションが最大で 2.49 MW、最小は RFQ ステーションで 0.68 MW とステーション毎に大きく異なっている[7]。

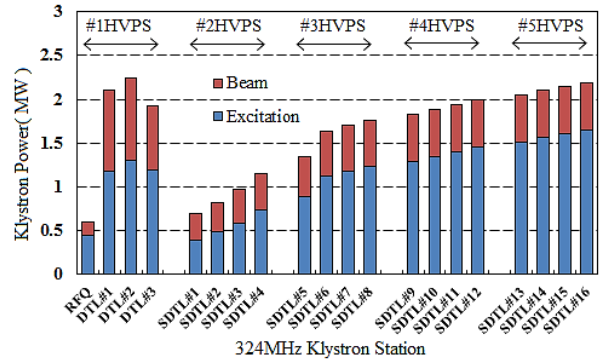


Figure 3: Peak power requirements at 324MHz klystron station. Design value.

## 4. パービアンス&ゲインモニタ

クライストロンのパービアンスとゲイン値は、3章で述べたように、波形データを最終的に演算処理して求められる。これらの信号処理の中核を担うのがパービアンス&ゲイン用データ処理モジュール(今回は実機評価用のプロトタイプを製作)である。このモジュールの入出力信号を図式化したのが Figure 4 であり、信号点数としては入力:4点、出力:15点、トリガー用:2点である。

### 4-1. 入力信号及びトリガーパルス

入力信号は、パービアンスとゲイン算出用の 2 種類に分けられる。パービアンス用は M-アノード変調器内に実装されている高圧抵抗分圧器 (1V/10kV)、電流トランス (1V/10A) で検出されるカソード電圧 ( $V_{cathode}$ )、電流 ( $I_{cathode}$ ) 波形であり一方、クライストロン入出力の方向性結合器+検波器でのクライストロン入出力 RF 信号がゲイン用である。これらのアナログ信号のサンプリング用のトリガー信号として、変調パルス繰り返し数:25 Hz のマスタートリガーに加えて、加速ビームと同期のとれたビームゲートパルスを用意した。このトリガー信号の電圧値は 12V 一定であるが、加速ビームのパルス幅

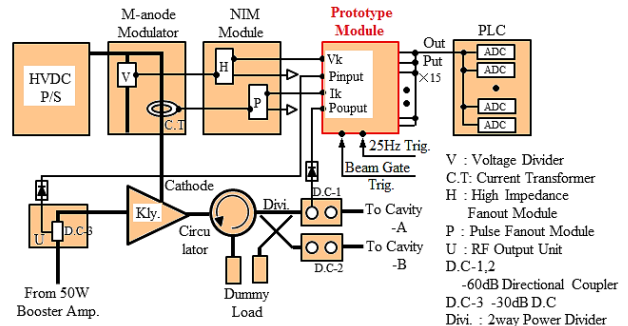


Figure 4: Schematic draw of the klystron perveance and gain monitor system.

と同期が取れており、主なパルス幅は 100、300、500  $\mu\text{s}$  の 3 種類である。

#### 4.2 入出力データ処理

入力アナログ信号(パルス)は波形内の 1 点を ADC (Analog-Digital Conversion) 処理される。Table 1 に入力 4 波形の ADC サンプルングタイミングを 25 Hz トリガーのパルス立ち上がりを基準点とした時の遅延時間 (Delay-Time) で表した。加速ビーム無しの場合はアナログ信号の又、ビーム有りの場合はビームゲートパルスの、各々のパルス立下りタイミング直前(20  $\mu\text{s}$  前)の電圧値である。これらのタイミング関係の代表例として、Figure 5 に DTL#2 ステーションで得たクライストロン入出力 RF 波形と 2 種類のタイミングトリガー波形とを示す。この例は加速ビーム幅が 300  $\mu\text{s}$  であり、図中の●点の電圧がデジタル値で入力レジスターに書き込まれる。パルス立下り時刻の値を読み込む理由は、このタイミングが LLRF のパルス内振幅制御の最大値であり、この値が Figure 2(a) 入出力特性の直線領域内に入っていることが安定なクライストロン動作には重要であるからである。

Table 1: ADC Sampling Timing Defined as the Delay from 25Hz Master Trigger, Unit:  $\mu\text{s}$

Input Signal	Beam Gate Width			
	Nothing	100	300	500
Vcathode		680		
Icathode		680		
Pinput	680	480	580	680
Poutput	680	480	580	680

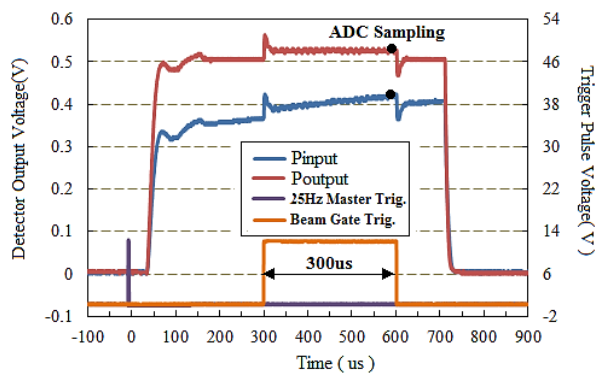


Figure 5: The Typical Input RF Waveform and Two Kinds of Trigger Pulse.

入力書き込みレジスターは加速ビームの有/無別、加速ビーム幅別に 4 個用意されている。Table 2 に 40 ms 毎に入力されるアナログ信号を選別し、入力レジスターに書き込む手順を示した。Table 中のレジスター選別用ゲート時刻にビームゲートパルスが立ち上がっている (High: Table 表示は H) / 立ち上がっていない (Low: Table 表示は L)、の組み合わせを判定し、書き込みレジスターを決定するものである。入力レジスターは本来、ビームの行き先で選別する、すなわち MLF (物質・生命科学実験施設) 行、HD (ハドロン実験施設) 行、NU (ニュートリノ実験施設) 行、と区分されるほうがデータ分

析・解析上は有用だと考えられる。しかし、本プロトタイプモジュールでは、ビームゲートのパルス幅別選別方式を採用したため、MLF 行きと HD 行きは同じ入力データレジスターに格納される。

Table 2: Control Gate Signal and Input Register, Unit:  $\mu\text{s}$

Beam Gate Width	Module Gate Timing			Input Register
	220	320	420	
Nothing	L	L	L	Aging
100	L	L	H	Study
300	L	H	H	MLF or HD
500	H	H	H	NU

#### 4.3 表示と出力

クライストロン入出力 RF のサンプルング値は、5 次式フィッティングされ、パワー値に変換される。フィッティング時の電圧 vs パワー変換誤差は 1% 以下並びに、検波器出力の個体差を考量し、5 次式の定数は検波器毎に変更可能なよう設計した。入力 4 波形とパービアンズ、ゲイン値はモジュール前面に 7 セグメント LED で表示される (Figure 6 a) と共に DAC (Digital-Analog Conversion) 後、モジュール背面 (Figure 6 b) から既存の RF 系 Data Acquisition System [8] に出力される。本モジュールの実装時写真を Figure 6 c) に示す。本モジュールはクライストロン制御盤 19 インチラック内の NIM ビンに実装されるが、カソード電圧・電流・パービアンズ値については正常値が現場でも確認可能なよう工夫した (Figure 6 の②、④、⑥) で設定可能。クライストロン入出力 RF パワーとゲイン値は加速ビームパルス幅に対応したロータリースイッチ (Figure 6 の⑮) を切り替えることで表示される。

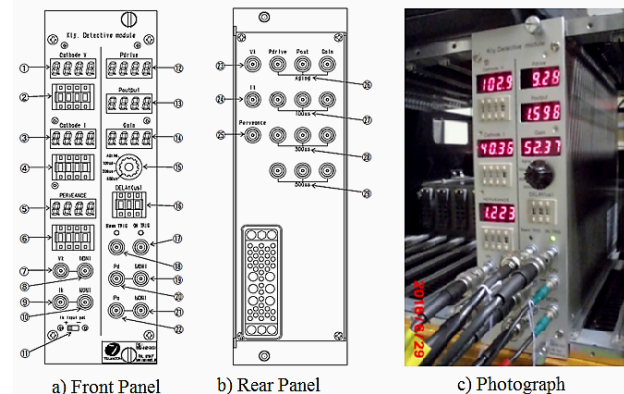


Figure 6: Hardware configuration a), b) and Photograph for a klystron perveance and gain module.

### 5. 測定結果

2016/6/30 の利用運転最終日に SDTL#16 クライストロンステーション (324MHz クライストロンの最下流) に本モジュールを仮設置し、動作確認試験を行った。ビームの行先は MLF+HD ターゲット、ビームパワーは MLF: 190kW、HD: 41kW であり、LLRF 制御はチョッパー/フィードバック/フィードフォワードいずれも動作中であった。データ収集は Memory HiLOGGER (HIOKI 8421) を用い、1 回/1 秒のサンプルングレートで行った。最初にパービアンズ値は 1.21 と 1.22 の 2 値だけであり、

非常に安定した値であった。以下にはクライストロン入出力 RF とゲイン値について述べる。

Figure 7 にデータ収集中のある時刻 (T1~T4) を切り出した時のクライストロン入出力 RF 波形列を示す。

- T1 時刻 5.58 秒毎に HD 行き RF 波形が 4 発 /25Hz、他は MLF 行。いずれも 300us ビーム加速
- T2 時刻 MR 又は HD で MPS が発報した時。上記の HD 行き RF が RF Aging 波形に変更
- T3 時刻 MLF で MPS が発報した時。T1 時刻の MFL 行き RF が RF Aging 波形に変更
- T4 時刻 Linac などで MPS が発報した時。ユーザー運転は停止。全ての空洞が RF Aging 波形

MPS (Machine Protection System) は加速器側でインターロックなどが発報した時に加速ビームを停止する機器保護システムである。今回得られたデータは MLF 行き、HD 行き、RF Aging 時の値であり、ビームパルス幅: 100,500  $\mu$ s の性能確認は行えなかった。

300  $\mu$ s ビーム加速のデータファイルには MLF 行きと HD 行きデータが混在しており、これらを分離して解析できるのが今回の最優先調査項目であった。この相違をクライストロン入出力パワーで示したのが Figure8 であり、本モニタは十分な精度を有していた。Table 3 にビーム行き先毎のデータを平均値で示した。収集されたデータの変動幅は約  $\pm 0.4\%$  で、設計目標の  $\pm 1\%$  以下であった。最後に、表中の MPS 項目について以下に述べる。

このデータは、ビームが加速されている途中で空洞内で RF トリップ (放電) などが発生した時のデータであった。本モジュールは 300 $\mu$ s のビームゲート信号を受信し、本来はビーム補償パワー+励振パワーの合算値をデータレ

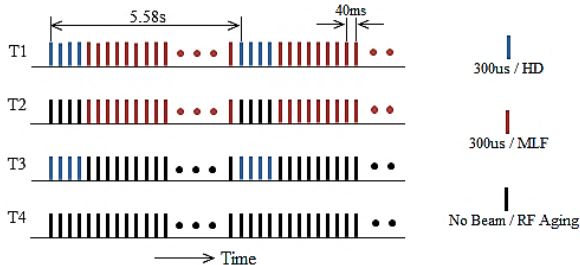


Figure 7: The Timing Chart for Klystron Input and Output RF Cycle.

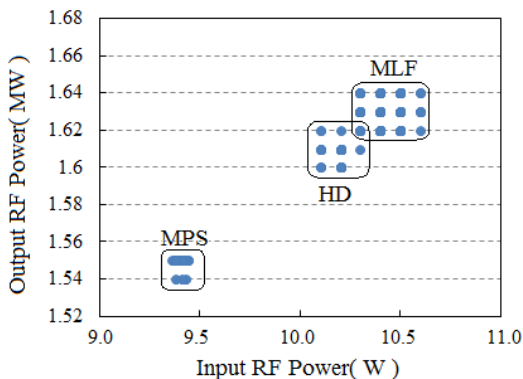


Figure 8: Correlation Plot of Input and Output Klystron RF in the 300 $\mu$ s Data Resistor.

Table 3: Results of the First Performance Test

Item	300us Pulse Width			No Beam
	MLF	HD	MPS	Aging
Input Power (W)	10.5	10.2	9.4	9.8
Output Power (MW)	1.64	1.61	1.55	1.56
Gain(dB)	51.94	51.98	52.17	51.99

ジスターに書き込む。しかし、加速ビームがショット内で消失したため、LLRF はビーム補償用の励振パワーを制御せず、結果として 300  $\mu$ s データファイルに空洞励振パワーだけの値が書き込まれたことによる。ゲイン値が高くモニタされた理由は、3.2 節で述べたように、同一のカソード電圧値ではクライストロンパワーが低いとき、ゲインは逆に高い値を示すからである。

## 6. まとめ

J-PARC リニアックで長時間運転中のクライストロンの性能劣化を正確に把握・診断し、寿命予知を行う目的で、「クライストロンのパービアンダンスと利得」データを精度よくモニタ可能なシステムを開発中である。今回、このシステムの中核を担うデータ処理モジュール(プロトタイプ)を製作し、最初の性能評価試験を行った、今後は実機用の量産品製作に向け、開発を継続する予定である。

## 謝辞

本モジュールの製作に当たり、ツジ電子(株)の植松氏、横瀬氏、張替氏に多大なご努力を頂きました。

## 参考文献

- [1] A. Yano *et al.*, "Development of the Klystrons for the High Intensity Proton Accelerator Facility", Proceedings of the second Asian particle accelerator Conference, Beijing, China, 2001, p783-785.
- [2] M. Kawamura *et al.*, "Power Supply System for Klystron in J-PARC Linac", Proceedings of the LINAC 2010, Tsukuba, Japan, p887 - 889.
- [3] T. Hori *et al.*, "J-PARC リニアック 324MHz クライストロンのアノード短絡状況とその対策", Proceedings of the 11<sup>th</sup> Annual Meeting of Particle Accelerator Society of Japan, p1099 - 1102.
- [4] T. Hori *et al.*, "J-PARC リニアッククライストロン高圧電源停止頻度の改善", Proceedings of the 10<sup>th</sup> Annual Meeting of Particle Accelerator Society of Japan, Nagoya, p1001 - 1003.
- [5] T. Kobayashi *et al.*, "Performance of J-PARC Linac RF System", Proceedings of PAC07, Albuquerque, New Mexico, USA, p2128 - 2130.
- [6] S. Michizono *et al.*, "Performance of a Digital LLRF Field Control System for the J-PARC Linac", Proceedings of the LINAC 2006, Knoxville, Tennessee USA, p574 - 576.
- [7] Y. Yamazaki for J-PARC accelerator design team: KEK print 2002-13 and JAERI-Tech 2003-14.
- [8] Y. Fukui *et al.*, "J-PARC リニアック 324MHz クライストロンのデータ収集システム", Proceedings of the 4<sup>th</sup> Annual Meeting of Particle Accelerator Society of Japan, August 1-3, 2007, Wako, Japan, p504 - 506.