

MARX 基板の最適化 Optimization of the Marx Circuit Board

鈴木 隆太郎^{*,A)}, 林 拓実^{A)}, 小笹 有輝^{A)}, 須貝 太一^{A)}, 江 偉華^{A)}, 徳地 明^{A),B)}, 澤村 陽^{B)}, 明本 光生^{C)},
中島 啓光^{C)}

Ryutarou Suzuki^{*,A)}, Takumi Hayashi^{A)}, Yuki Kozasa^{A)}, Taichi Sugai^{A)}, Weihua Jiang^{A)}, Akira Tokuchi^{A),B)},
You Sawamura^{B)}, Mitsuo Akemoto^{C)}, Hiromitsu Nakajima^{C)}

^{A)} Nagaoka University of Technology, ^{B)} Pulsed Power Japan Laboratory Ltd.

^{C)} High Energy Accelerator Research Organization (KEK)

Abstract

International Linear Collider(ILC) plans to construct a linear accelerator with high power, long pulse modulator. Power source of $-120\text{kV}(\pm 0.5\%)$, 140A, 1.7ms and 5pps with multi beam klystron for ILC is required. So the Chopper controlled Marx circuit pulsed power generator has been proposed and in this study, a stack of -1.6kV four Marx cells has been establish to demonstrate an output voltage of -6.4kV .

1. はじめに

現在、世界最大規模の加速器である ILC (International Linear Collider) 計画が、世界中の研究者によって推進されている。ILC 計画は全長 31km、レプトン型直線加速器であり、陽電子と電子を 500GeV で衝突させて実験を行う。ILC では、高周波加速用に 10MW マルチビームクライストロンを使用し、荷電粒子を加速させる。このマルチビームクライストロンは、主加速器用に 380 台が使用され、それらを駆動するパルス電源も同数使用される。さらに、ILC 自体が地下 100km のトンネルに建設される計画であり、電源や機材の設置スペースが限られている。そのため、パルス電源には高信頼性、小型化、軽量化、低コスト化が求められる。要求される電源の仕様は、 $-120\text{kV}(\pm 0.5\%)$ 、140A、1.7ms、5pps、立ち上がり時間 100ns 以下¹⁾である。これは、一般的な高電圧パルスと比較して高精度で長パルスの電圧となる。我々は、この仕様を満たすためマルクス回路を用いたパルス電源を提案している。

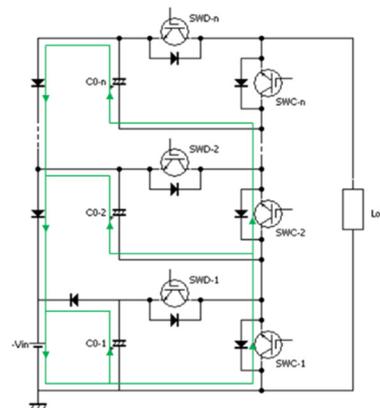
マルクス電源には、半導体スイッチングデバイスが用いられ、チョップ回路とマルクス回路を組み合わせ、PWM 制御と位相制御を用いて長パルス電源を実現させる。チョップ型マルクス電源の技術的課題として、各素子の損失が挙げられる。近年、SiC 素子デバイスの研究が盛んにおこなわれており、本研究では、スイッチング素子に SiC-FET を使用した場合の効率改善について報告する。また、チョップ回路に用いている受動素子についても、シミュレーションによる考察により、最適値を導出していく。

2. 回路構成

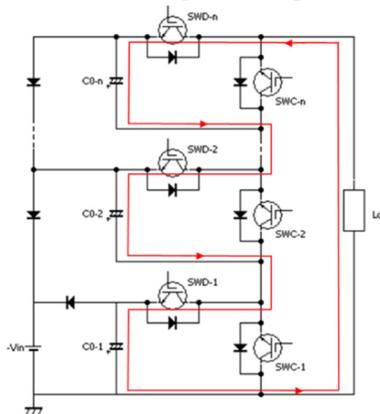
2.1 半導体マルクス回路

基本的なマルクス回路と充電、放電動作を図 1 に

示す。放電用スイッチングデバイス (SW_D) と充電用スイッチングデバイス (SW_C)、ダイオード、コンデンサ (C) から構成される。(a) は充電時の経路を示す。



(a) The charge current path.



(b) The discharge current path.

Figure 1: Circuit of Marx generator.

それぞれの段のコンデンサが、入力電圧 $-V_{in}$ まで並列に充電されていく。(b)に放電時の経路を示す。各コンデンサには $-V_{in}$ が充電されているので、入力電圧の段数倍の出力電圧が負荷に印加される。

2.2 コンデンサバンク

コンデンサは、放電時間に連れて出力電圧が指数関数的に減少しドループが発生する。長パルス電源のドループは式(1)のように示すことができる。

$$\frac{\Delta V}{V} = \frac{\Delta Q}{V \cdot C_0} \quad (1)$$

V は出力電圧、 ΔV は電圧の差動分、 ΔQ は放電した電荷、 C_0 はコンデンサの静電容量を示す。この式から電圧変動率を低減させようとするにはコンデンサ容量を大きくする必要があるが、この場合コンパクトな低コストのパルス電源の実現が難しくなってしまう。そこでコンデンサに貯まったエネルギーを W_c 、コンデンサから出力されるエネルギーを W_p 、ドループ率を D とすると図2のような関係が成り立つ。

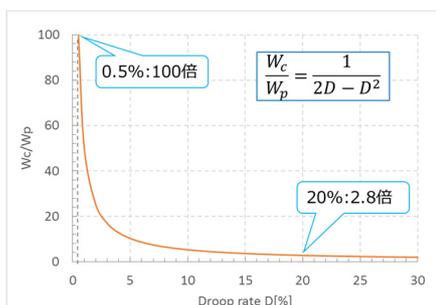


Figure 2: Input/output energy and droop.

この図は、電圧がドループ率 D で減衰したとき、放出されたエネルギー W_p に対して、入力エネルギーがどれほど必要か比で示したグラフとなる。例えば、ドループ率0.5%である場合、入力エネルギーは出力エネルギーに対して、100倍のエネルギーをためる必要がある。そこで、本研究の目標である1% ($\pm 0.5\%$)を達成するためには、50倍のエネルギーを貯めることができるコンデンサが必要となる。エネルギーとコンデンサ容量は比例するため、かなり大きなコンデンサが必要になることがわかる。しかし、図2を見ると20%以上では、さほどエネルギー比が変わっていないことがわかり、容量の変化があまり変わらなくなることが言える。そこで、本研究ではドループを20%に設計し、補償することとした。この発生するドループを、チョップ回路技術を用いて補償することで、コンパクトな長パルスを実現する。

2.2 降圧チョップ回路

図3に降圧チョップ回路の基本回路を示す。降圧チョップ回路は、入力電圧より低い電圧を負荷に印加することができる。スイッチ SW がONしている場合、負荷には電源 V_{in} からコイル L を通して電流が流れる。スイッチ SW がOFFしている場合、ダイオード D を通して負荷に電流が流れる。このONしている時間とOFFしている時間を調整することで、電圧を調整することができ、この制御にはPWM制御が多く用いられる。このチョップ回路を先述のマルクス回路の各段に組み合わせることでドループを軽減する。コンデンサ電圧の減衰に合わせて、チョップのスイッチングON時間を長くし、ドループを補償する。

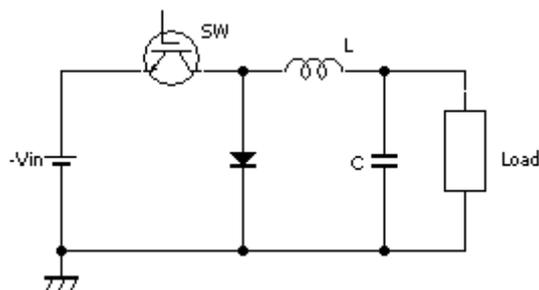


Figure 3: Schematic of chopper circuit.

2.3 チョップ型マルクス電源

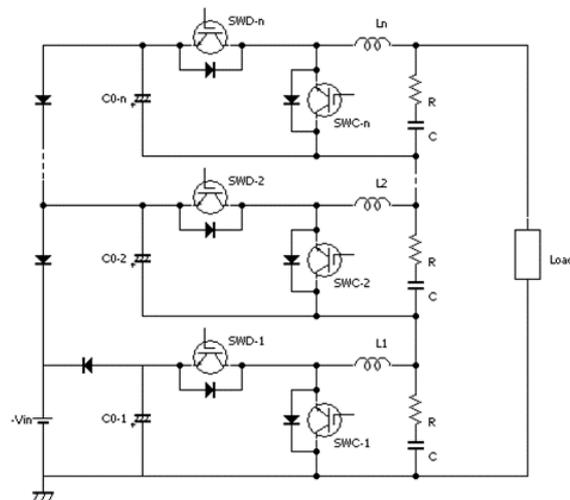


Figure 4: Schematic of chopper Marx generator.

我々が提案するチョップ型マルクス電源の回路を図4に示す。充電経路や放電経路は図1に示す半導体マルクス回路と同様であり、放電時の出力電圧は、チョップ回路をPWM制御することによって補償する。しかし、数十kHzでスイッチングすることにより、リップルが発生してしまう。リップルによる電圧変動を減少させるには、図4中のインダクタンスやコンデンサを大きくする方法があるが、その方法では基板自体が大型化してしまう。そこで、チョップ型マルクス基板では、各段の出力電圧の位相をずらすことによりリップルを低減させる制御を行っている。図4の

放電スイッチ SW_D のゲート信号に、PWM 周波数 $\times 1/(\text{マルクスセル段数})$ の位相差を持たせることで、それぞれの段での出力電圧は位相がずれ、それらを足し合わせると図 5 のように各段でのリップルはキャンセルされ、リップルが低減する。この方法を用いることで、LC が小さくても高精度のパルス電圧を得ることができる。

このチョッパ型マルクス回路の技術課題として、高周波スイッチングによる半導体デバイス、インダクタンス、コンデンサに対する損失が挙げられる。前年度の試作機では、半導体デバイスには Si-IGBT を用いていた。本研究では、近年パワーデバイスに盛んに用いられている SiC-FET 素子を用いた場合の効率改善について検討する。また、シミュレーションによる相互干渉抑制用 RC フィルタについての最適化もリップル・効率の面から検討していく。

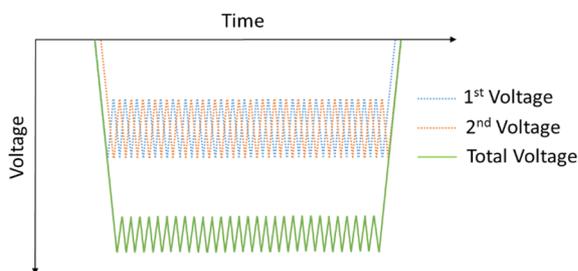


Figure 5: Image of ripple cancellation.

3. 試作基板による試験結果

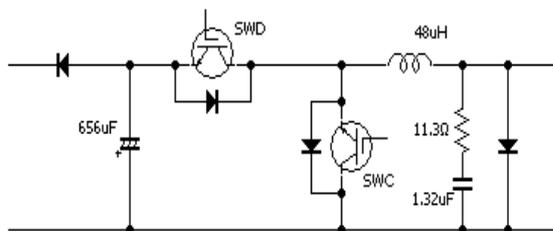
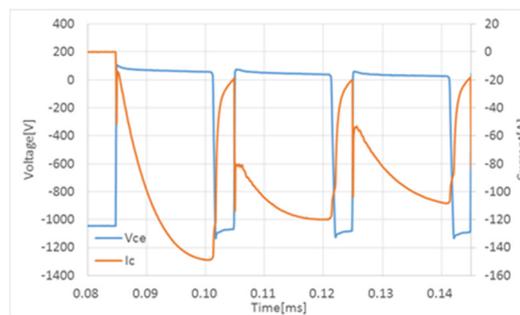


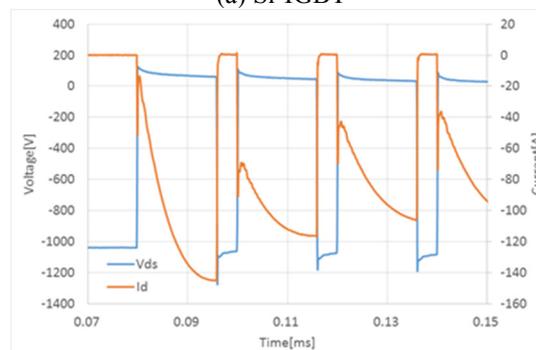
Figure 6: Schematic of the Marx cell.

図 6 に試作したチョッパ型マルクス回路の回路図を示す。設計では、1 段あたり -2kV で充電し、出力電圧 -1.6kV 、 1.7ms のパルス電圧が出力される。このマルクスセルを 80 段重畳し、 -120kV を達成する。初めに、前年度までスイッチング素子に使用していた IGBT での損失評価試験を行った。試験基板として、マルクスセル 1 段を使用し、充電電圧を -1kV 、負荷抵抗 11.1Ω 、Duty 比 80% を条件に IGBT と SiC-FET の比較を行った。使用する素子は Si-IGBT は $V_{ce}:2500\text{V}$ 、 $I_c:75\text{A}$ の素子を使用し、SiC-FET は $V_{ds}:1200\text{V}$ 、 $I_d:40\text{A}$ の素子を使用した。図 7 にそれぞれのデバイスの V_{ds} 、 I_d を示す。(a) の波形は Si-IGBT の V_{ce} と I_c であり、OFF 状態でも電流が流れ続けていることがわかる。(b) の波形は SiC-FET の V_{ds} と I_d であり、瞬時に遮断することができた。IGBT は図 7 の波形からもわかるように、電流が瞬時に遮断できずその損失が 158.0mJ であった。一方、SiC-

FET は高速なスイッチングにより損失が 7.4mJ であった。この結果から、スイッチング素子の損失を Si-IGBT から SiC-FET に変更することで、かなり軽減させることができた。続いて、シミュレーションを使用して RC について検討していく。



(a) Si-IGBT



(b) SiC-FET

Figure 7: Switching waveform.

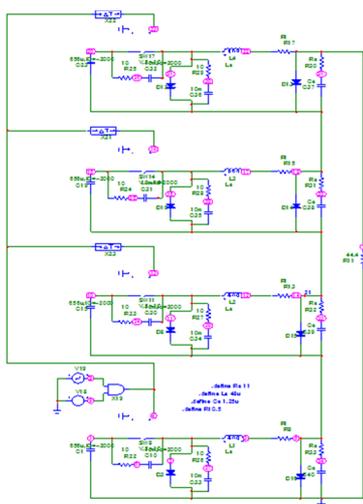
4. 回路シミュレーションによる検証

4.1 フィルタ RC 最適化

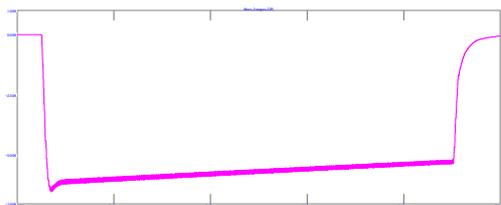
シミュレーションには Micro Cap を用いて、マルクスセル 4 段 (1 ユニット) の回路について行った。充電電圧は -2kV 、負荷抵抗は 44.4Ω 、インダクタンスは $48\mu\text{H}$ ($100\text{m}\Omega$)、Duty 比は 80% 一定、PWM 周波数は 50kHz の条件で、フィルタの R を可変させて、出力電圧のリップル、効率について RC の最適値を検証していった。

図 8 はシミュレーション結果を示している。(a) は今回行ったシミュレーション回路である。(b) は、現在の基板の仕様である $R=11.1\Omega$ 、 $C=1.3\mu\text{F}$ とした時の出力波形であり、(c) は RC フィルタなし時の出力波形である。相互干渉用の RC が無い (c) の波形は、リップルが大きくなり立ち上がり時に各段の干渉がみられる。(d) は実機を用いたそれぞれのシミュレーションと同じ条件で行った実験結果である。比較的近いリップルや立ち上がり時にみられる相互干渉が測定できており、出力波形を再現できているといえる。

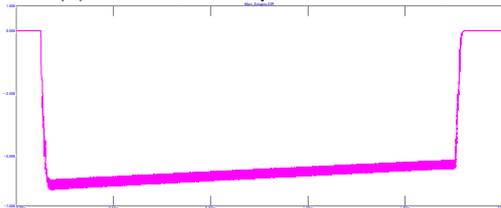
(e) は、効率・リップルと抵抗の関係についてまとめたグラフである。リップルは抵抗を大きくしていくにつれて、増えていく傾向がみられる。この関係は時定数からも明らかである。しかし、効率は、現在の抵抗の仕様付近が、最も悪くなっていくことが確認できる。これは、RL フィルタと負荷抵抗の関係から考え



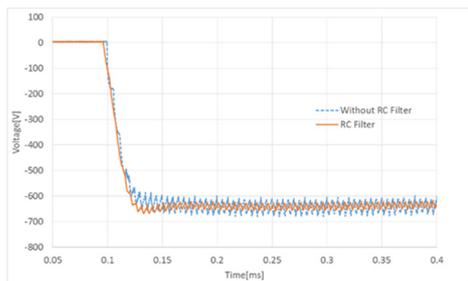
(a) Simulation circuit of Marx (1 unit).



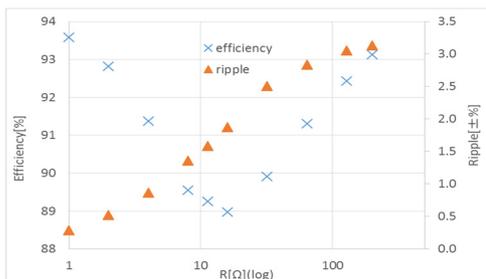
(b) Waveform output with filter RC.



(c) Waveform output without filter RC.



(d) Experimental result of 1 unit.



(e) Measurement result of efficiency and ripple.

Figure 8: Simulation circuit and result.

られる。よって、効率とリップルはトレードオフの関係が認められた。また、フィルタ RC を外した場合のリップルは±3.3%, 効率は 94.7% となった。損失を発生する部分を減らすことができたので、効率を上げることができたが、リップルが現在の設計値よりも発生してしまった。しかし、これはマルクスセルを 80 段重畳し、位相制御することで軽減することができると考えられる。そこで、マルクスセル 80 段における RC フィルタなしの場合のシミュレーションを行い、検証を行う。

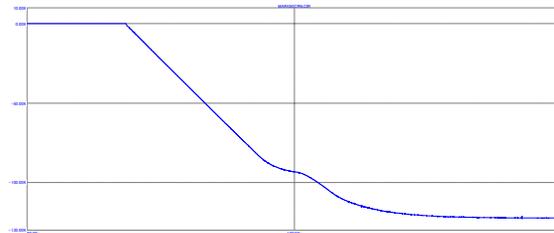
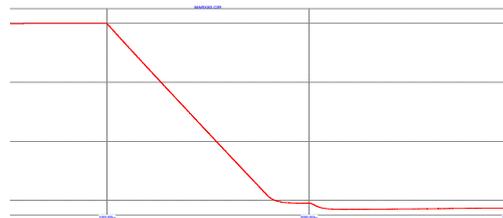


Figure 9: Waveform of Marx 80 cells.

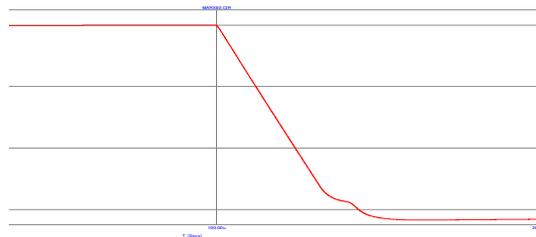
図 9 はマルクスセル 80 段重畳した場合の波形を示す。シミュレーション条件は図 8 の場合と同じである。効率は 94.5%, リップルは±0.01% であり、十分仕様を満たしている。したがって、フィルタ RC は小さくすることでリップルを十分満足し、高効率なパルス電源を実現することができる。今後、試作品の予定として安全性等の面から R=100Ω, C=0.13μF で設計していく。

4.2 最適動作周波数の検証

前節で、高精度でフラットな出力電圧を得ることができたが、要求スペック±0.5% に対して、シミュレーションの結果は±0.01% となり、オーバースペックであるといえる。そこで、動作周波数を遅くし、リップルは大きくなってしまふものの、回路全体の効率向上を狙う。



(a) Simulation result of 10 kHz.



(b) Simulation result of 25 kHz.

Figure 10: Simulation of variable frequency.

図 10 にシミュレーション結果を示す。マルクスセル 80 段で検証を行い、充電電圧は-2 kV、負荷抵抗は 857.1Ω、インダクタンスは 48μH (100mΩ)、Duty 比は 80%一定、フィルタ抵抗は 100Ω、フィルタコンデンサは 0.13μF で、動作周波数を 10kHz, 25kHz, 50kHz とした時の検証を行った。(a) は 10kHz 時の出力波形である。動作周波数を遅くしてしまったので、立ち上がり時間も遅くなってしまったが、100ns 以下は達成している。ただし、フラットトップ付近に立ち上がりの鈍い箇所がみられる。図 11 は上記シミュレーションの結果をまとめたものである。もっとも悪いリップルでも±0.5%以下となるため、10kHz でも動作が可能であると考ええる。

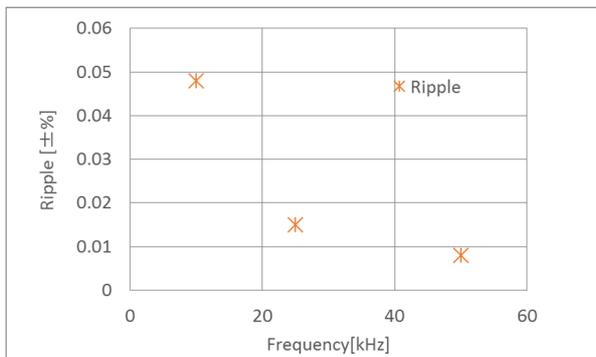


Figure 11: Measurement result of frequency.

5. まとめ

本論文では、チョッパ型マルクス電源の提案とスイッチング素子の変更による損失の改善、回路シミュレーションによるフィルタ RC および動作周波数の検討について記述している。試作基板による実験では、Si-IGBT から SiC-FET の素子変更による損失が 7.6%から 1.1%まで改善することができた。シミュレーションでは、マルクスセル 4 段 (1 ユニット) では、フィルタ RC を外した場合、リップルは大きくなってしまったが、効率はかなり改善された。大きくなってしまったリップルは、マルクスセル 80 段を重ねることで、±0.01%まで減衰させることができた。さらなる効率の改善を目指して、動作周波数を減少させた場合の検証も行った。10kHz 時では、効率は 96.30%となり損失の軽減を確認し、リップルも増加してしまったが、十分仕様を満たしていた。ただし、立ち上がり時間は遅くなってしまっている。今後は、今回のシミュレーションや実験では Duty 比を一定で行ったため、PWM 制御を組み合わせドループの補償について検討していく。さらには、周波数を遅くした場合の実機での実験を行い、繰り返し周波数を上げた場合の評価を行っていく。

参考文献

- [1] ILC Technical Design Report Volume 3 – Accelerator
<https://www.linearcollider.org/ILC/Publications/Technical-Design-Report>.
- [2] Y.Kozasa, et al., “ILC 用半導体マルクス電源”,