

## APPLICATION OF EPICS ON F3RP61 TO ACCELERATOR CONTROL

Jun-ichi Odagiri<sup>A)</sup>, Sakae Araki<sup>A)</sup>, Kazuro Furukawa<sup>A)</sup>, Kiichi Kameda<sup>B)</sup>, Norihiko Kamikubota<sup>A)</sup>, Akio Kiyomichi<sup>A)</sup>, Misaki Komiyama<sup>C)</sup>, Katsuhiko Mikawa<sup>A)</sup>, Shigenobu Motohashi<sup>D)</sup>, Shigeru Murasugi<sup>A)</sup>, Hidetoshi Nakagawa<sup>A)</sup>, Nobuaki Nagura<sup>E)</sup>, Takuya Nakamura<sup>F)</sup>, Toshiki Natsui<sup>B)</sup>, Hidehito Shiratsu<sup>B)</sup>, Makoto Takagi<sup>D)</sup>, Akito Uchiyama<sup>G)</sup>, Shuei Yamada<sup>A)</sup>, Noboru Yamamoto<sup>A)</sup>

<sup>A)</sup> High Energy Accelerator Research Organization (KEK)

1-1 Oho, Tsukuba, Ibaraki, 305-0801

<sup>B)</sup> Yokogawa Electric Corporation

2-9-32 Nakacho, Musashino, Tokyo, 180-8750

<sup>C)</sup> RIKEN Nishina Center for Accelerator-Based Science

2-1 Hirosawa, Wako, Saitama, 351-0198

<sup>D)</sup> Kanto Information Service (KIS)

8-21 Bunkyocho, Tsuchiura, Ibaraki, 300-0045

<sup>E)</sup> Nippon Advanced Technology Co., Ltd. (NAT)

3129-45 Tokai, Naka, Ibaraki, 319-1112

<sup>F)</sup> Mitsubishi Electric System & Service Co., Ltd.

4-1-1 Taishido, Setagaya-ku, Tokyo, 154-8250

<sup>G)</sup> SHI Accelerator Service Ltd. (SAS)

1-17-6 Ohsaki, Shinagawa-ku, Tokyo, 141-0032

### Abstract

A new type of Input / Output Controller (IOC) has been developed based on F3RP61, a CPU module of FA-M3 Programmable Logic Controller (PLC). Since the CPU module runs Linux, it takes no special effort to run EPICS IOC core program on the CPU module. With the aid of wide variety of I/O modules of FA-M3 PLC, the F3RP61-based IOC has various applications in accelerator controls, such as magnet power supply control, monitoring interlock status, stepping motor control, data acquisition from beam monitors and so forth. The adoption of the new IOC makes the architecture of accelerator control systems simpler by unifying the two layers of front-end computers, i.e., the IOC layer and the PLC layer, into one layer. We found that the simplification of the control system architecture helps us to reduce the time and cost for the development and maintenance of application software.

## F3RP61を利用した組込みEPICSの加速器制御への応用

### 1. はじめに

近年の加速器制御システムにおいては、フロントエンド・コントローラとしてPLCが多用される傾向にある。EPICSをソフトウェア・プラットフォームとして採用する制御システムの場合、これらのPLCはイーサネットを介してIOCに接続され、上位からの設定値の書き込み、及び測定値とステータスの読み出しがなされる（図1(A)参照）。

IOCのプログラミングとPLCのプログラミングを複数の担当者で分担する場合、これは都合の良い方法である。例えば、電源に内蔵するPLCのプログラミングについては電源製造者が使い慣れたラダー言語で行い、IOC (EPICS) のプログラミングは加速器制御の担当者が行う場合が考えられる。

一方、上記のような分担を行わない場合、IOCの下にPLCを配置することは、以下の理由により非効

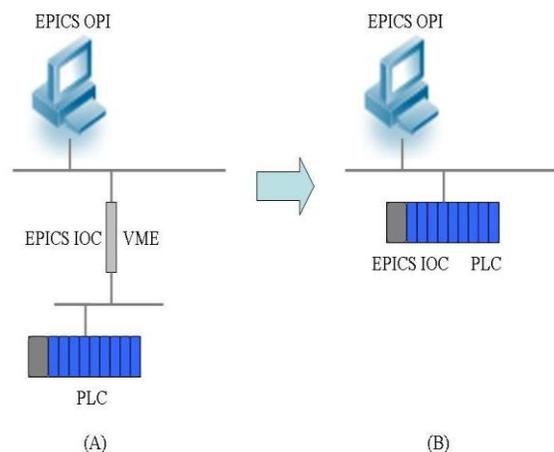


図1：組込みEPICSによるシステムの簡素化

率な方法となる。第一に、自明のことであるが、IOCとPLCの両者のプログラミングが必要になる。異質な二つの開発環境を併用しての開発作業は、ソフトウェア開発者にとって重い負担となる。第二に、開発途上での試験、または運用中に不具合が生じた場合の原因調査が面倒になる。制御ロジックがIOCとPLCに分散している場合、まず不具合の原因がIOC側にあるのか、あるいはPLC側にあるのかを切り分けることから始めなければならないが、実際のトラブル・シューティングでは、この段階で多くの時間を費やす場合が少なくない。第三に、EPICSのデバイス・サポートが複雑になり、その実装に時間と手間が掛かる。イーサネットを介したIOCとPLCの通信は数ミリ秒程度の時間が掛かる遅い処理であるため、デバイス・サポートは非同期I/Oに対応する必要がある。また、TCPコネクションが断絶した場合への対処など、技術的にやっかいな問題を抱えることになる。

## 2. F3RP61を利用した組込みEPICS

現在、PLCのCPUモジュールとして、リアルタイムOSを搭載したものが市場で入手可能である。これらを利用することにより、EPICSのコア・プログラムをPLCのCPUモジュール上で直接実行することが可能となり、PLCとIOCに分かれていたフロントエンド計算機を一つにまとめ、システムを簡素化することができる<sup>[1]</sup> (図1(B)参照)。

特に横河電機株式会社製のFA-M3シリーズのF3RP61 (図2) の場合、OSとしてLinuxを選ぶことができる点に特徴がある。短期間でのアプリケーション・ソフトウェアの開発と頻繁な仕様変更への対応を求められる加速器制御においては、ソース・コードの修正、コンパイル、実行、結果の確認、といった一連の開発サイクルに要する時間を短縮することが極めて重要である。このため、EPICSコア・プログラムの終了と再起動が瞬時に行えるLinuxを採用することは開発効率の向上に大きな効果がある。非リアルタイムOSであるLinuxを制御用途に使用す



図2 : F3RP61 (左端の電源モジュール右隣)

る場合、実時間応答性の問題が生じるが、F3RP61のBoard Support Package (BSP)に含まれるLinuxカーネル2.6では、カーネル内でのプリエンプション機能が有効になっているため、数ミリ秒のレベルの実時間応答性が期待できる。

PLC自体をIOCとすることにより、前節で述べた問題が全て解決される。第一に、ラダー言語とその開発環境の学習が不要になる。第二に、フロントエンド制御の実装が一か所に集約されているため、問題の切り分けが不要になる。第三に、デバイス・サポートはBSPが提供するApplication Program Interface (API)をラップするだけの単純な同期式のもので済み、その開発と保守が容易になる。

## 3. 加速器制御への応用

### 3.1 電源制御への応用

電磁石、高周波源などの電源で比較的大型のものはPLCをコントローラとして採用することが多い。これらのプログラミングを自前で行う場合にはF3RP61をIOCとして利用することによりソフトウェア開発を効率化することができる。EPICSの拡張機能であるsequencerは、状態遷移を伴うシーケンス制御の実装に適したSequence Notation Language (SNL)により記述され、これをF3RP61ベースのIOC上で実行することにより保守性、信頼性、実時間応答性に優れたフロントエンド制御を実現できる。

IOCとしてのF3RP61は、KEKBのパルスQ電磁石電源の制御、J-PARCの遅い取り出しラインの静電セプタム電源及びセプタム電磁石電源の制御<sup>[2]</sup>に利用されている。また、RIBFの28GHz-超伝導ECRイオン源の各種電源の制御にも採用され、既に試験的な運用が始まっている<sup>[3]</sup>。

### 3.2 位置決め制御への応用

ステッピング・モータ、サーボ・モータを用いた駆動機構の制御には半導体製造装置などの産業分野で多くのニーズがあるため、FA-M3には位置決め制御を行う高機能なモジュール群がある。これらの位置決めモジュールを、ラダー・プログラムを組むことなく、直接、EPICSから制御できる点が、F3RP61ベースのIOCを用いることの利点である。位置決めモジュールに対するコマンドの発行とコマンドに対するACKの確認、指示動作完了の待機といった一連のシーケンスは、SNLにより簡明に記述できる。特に制御対象となるモータ (軸) の数が多い場合にも、テンプレート化されたプログラムとパラメータ・ファイルの組合せの形で保守性の高いプログラムを書くことができる。

これまでにKEKBの可動マスク<sup>[4]</sup>、J-PARC主リングの遅い取り出しラインのセプタム群<sup>[2]</sup>の位置決め制御にF3RP61ベースのIOCが導入された。使用するモジュールの型式は異なるが、基本的な制御ロジックは変わらないため、ソフトウェアの共有が可能で

ある。

### 3.3 インタロック状態のモニタへの応用

単純なAND/ORの組合せで実装される機器保護のためのインタロックの論理に関しては、EPICSよりも、むしろラダー言語で記述する方が可読性の高いプログラムを書くことができる。このため、インタロックの論理自体は通常のシーケンスCPUで処理し、シーケンスCPU内部に保持されるインタロック状態のモニタにF3RP61ベースのIOCを用いる、という使い方が適している。この場合、F3RP61はシーケンスCPUと同一のバス上でマルチCPU構成をなすIOCとして動作する。すなわち、従来のイーサネット越しのポーリングをPLCバス上のポーリングに置き換えることになる。PLCバス上でのI/Oはイーサネットを介した通信に較べて桁違いに速いため、データ転送の効率を上げるために一回のトランザクションで大量のデータを読む必要がなくなる。そこで、配列型のwaveform型レコードではなく、リレー状態の読み出しに適したEPICS標準のmbbiDirect型レコードを使い、16ビット単位でリレー状態を読み出すことにすれば、EPICSランタイム・データベースは単純で保守し易いものになる。

これまでにJ-PARC遅い取り出しライン、速い取り出しライン等において、静電セプト電源、電磁石電源のインタロック状態の読み出しのためにF3RP61がIOCとして利用されている<sup>[2]</sup>。

### 3.4 データ収集への応用

FA-M3には50マイクロ秒までの変換周期に対応するADCを備えたアナログ入力モジュールがあり、これらを利用して比較的遅い信号を対象としたデータ収集システムを構築することができる。

F3RP61ベースのIOCをデータ収集に応用した具体例として、J-PARC主リングのビーム・ロス・モニタ (BLM) から積分信号を読み出すためのデータ収集システム、J-PARCの速い取り出しラインへの入射電荷をモニタするためのFast Current Transformer (FCT)のデータ収集システムがある。前者は300点を超える信号を8台のユニット（各ユニットにはF3RP61が一台ずつ装着される）で分担して処理する大掛かりなシステムであるのに対し、後者が扱う信号は1点のみ、という点において大きく異なる。しかし、外部からの同期信号により駆動されるアナログ入力モジュールからデータの読み込みを行う、という基本的な動作は全く同じである。いずれも同期信号の入力に応答の速いデジタル入力モジュールを使用し、これからF3RP61に割り込みを掛けることでイベント駆動のシステムを実現している。

イベント駆動のデータ収集システムでは、データ収集タイミングのジッターを抑える必要性があること、あるいは処理回路が有効なデータを保持する時間が限られていることなどから、他の応用に較べて高い実時間応答性が要求されるが、これまでの運用実績では、F3RP61はこの要求を満たす性能を有することが確認されている<sup>[5]</sup>。

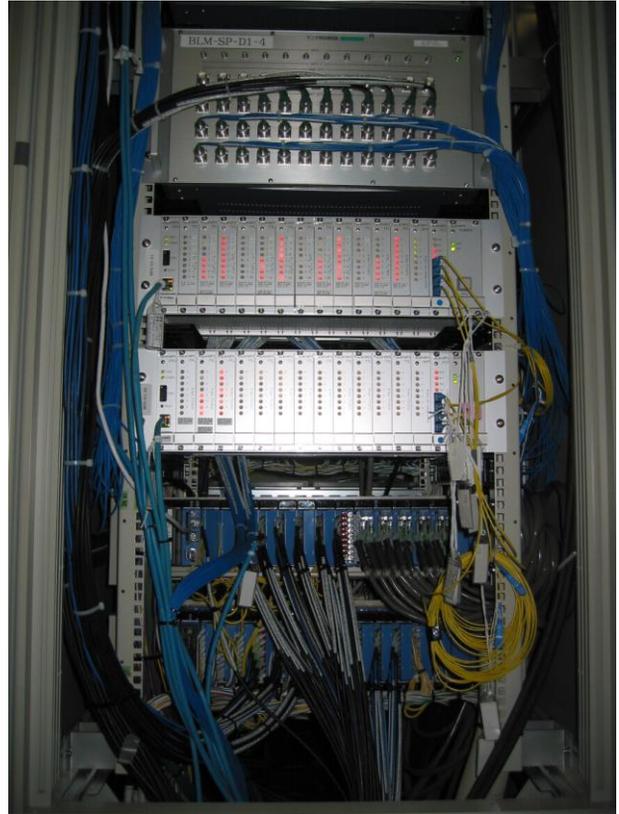


図3：BLM用データ収集システム

## 4. まとめ

LinuxをOSとして採用したCPUモジュール、F3RP61をIOCとして利用することによって加速器制御システムのフロントエンド部分の簡素化が可能となり、制御ソフトウェアの開発と維持・保守が効率的に行えるようになった。この組込みEPICS技術はKEKB、J-PARC、RIBFの制御システムにおいて、各種電源の制御、位置決め制御、インタロック状態のモニタ、ビーム・モニタからのデータ収集などの広範な用途に応用され、その実績と経験が蓄積されつつある。

## 参考文献

- [1] J. Odagiri, et al., “Development of Embedded EPICS on F3RP61-2L”, Proceedings of the 5th Annual Meeting of Particle Accelerator Society of Japan and the 33rd Linear Accelerator Meeting in Japan, Hiroshima, Aug. 6-9, 2008
- [2] M. Takagi, et al., “Control of the J-PARC Slow Extraction Line Based on Embedded EPICS”, in this meeting
- [3] M. Komiya, et al., “Upgrading the Control System of RIKEN RI Beam Factory for New Injector Using Embedded EPICS”, in this meeting
- [4] T. Nakamura, et al., “Upgrading the Control System of the Movable Masks for KEKB”, in this meeting
- [5] S. Motohashi, et al., “Improvement of PLC-based Data Acquisition System for Beam Loss Monitors of the J-PARC Main Ring”, in this meeting