

MAGNET POWER SUPPLY STABILIZED BY HIGH-BIT ADC & DAC

Toshiyuki Ozaki

Accelerator Laboratory, KEK

1-1 Oho, Tsukuba-shi, Ibaraki-ken, 305-0801

Abstract

X-ray ERL will require the high stable magnetic field, particularly on the main dipole magnets. We expect that LHC type magnet power supply is a candidate for the severe requirements. The key point is utilization of high resolution ADC in the current feedback loop. Nowadays type ADCs have been rapidly developing and steadily spreading the applications. We have fabricated a small-scale magnet power system and examined the current stability by means of the digital feedback control which uses 24-bit ADC and 16-bit DAC.

高ビットADC・DACによる安定化電磁石電源

1. はじめに

X線の5GeVのERL加速器は、従来のX線のストレージ・リングで使用している電磁石電源よりも、さらに電流が安定した電源を必要とするであろう。

TRISTAN、KEKB、新AR-B電源の電流安定度は、50ppm前後である。それらは、16 bitのDACで、基準電圧を作り、出力電流をDCCTでモニターし、両者を比較し、その差を、パワー回路に送り、補正し、電流の安定化を図っている。つまり、アナログの基準電圧とアナログの検出電圧の差を、パワー回路にフィードバックしている。この方法は、非常に長い歴史と実績がある。

近年、LHCの電磁石電源は、数ppm程度の電流安定度を達成した⁽¹⁾。主たる相違は、デジタルのデータの差として比較し、パワー回路を調整していることである。本論文で、このデジタル制御法を報告する。

2. 変調型ADC

近年、進展したのが、変調型ADCである。現在、24bitの製品が数多くでている。また、地震探査などを用途とする32bitもある。他方、DACについては、トリスタンでは、ANALOG DEVICE DAC1136を採用したが、姉妹品とのDAC1138は、18ビットである。以後、サイズは、驚異的に小さくなったが、性能の向上は無い。この状況の変化が、電源の制御回路に大きな変革をもたらしたと言える。

LHC電源グループは、1999年に22bitのADCを利用し、1ppmの安定度の電源を製作した事を発表した⁽²⁾。

最近、24bitのADCは、量産されていて、容易に入手できるようになっている。また、直流用型ADCも製作されている。これらは、50Hzや60Hzのハムの除去用のノッチフィルタを内蔵している⁽³⁾。今後の発展が見込まれるので、それを応用することが、大変に重要である。

3. 試験装置の概要

本論文で報告する試験装置の全体を図1に示す。電磁石はH型で、中央にNMRプローブを挿入している。電磁石電源は外部アナログ電圧で制御される。出力電流はDCCTで測定している。そのデジタルの値を、パソコン内で電流設定値と比較し、差があればDACを通して補償するよう動作させる。

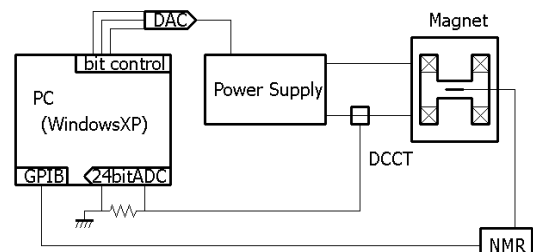


図1 試験装置の全体図

3.1 電磁石

電磁石は、以前にARで使用したステアリング電磁石を再利用した。そのポールに軟鉄(SS材)のプレート(180x175x57.5と160x175x10)を、各2枚ほど追加して、ギャップを20mmに狭め、より高い磁場で、均一領域の広い磁場を発生するようにした。

ポアソン・コードで、上記プレートを追加した場合の磁場分布を計算した。第1象限の磁場分布を図2に示す。

通電して、NMRの波形を観測した所、理想的な形状であり、状態のロックが非常に安定していた。

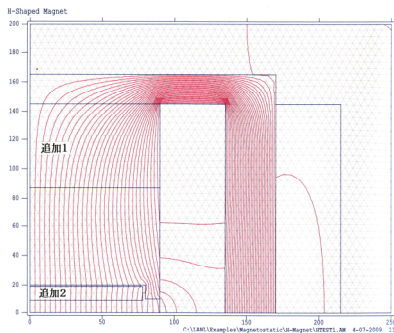


図2 磁場安定度測定用電磁石

NMR測定器で、磁場強度を、GP-IBを通して、Visual BASIC を用い、パソコンで読み、記録した。

3.2 励磁用DC電源

DC電源は、以前にARで使用した補正電磁石用電源を再利用した。トランジスタ・ドロップの市販の電源である、最大35V20Aである。電源背部のTBに設定電圧を加えて、定電圧動作をさせる。

3.3 電流検出

電流測定のDCCTは、LEM社のIT150-Sを用いた。精度は、2ppm以内、温度に対する変動は、0.3 ppm / °Cである。1次電流の0-150Aを、2次電流0-200mA に変換する。したがって、1次側のケーブルは15ターンほど巻いて、今回の電源の定格規模と合わせた。2次側のバーデン抵抗は、アルファ・エレクトロニクス社の超精密電力抵抗で、25Ω・2Wである。バーデン抵抗の温度依存性は、±2.5 ppm/°Cである。

3.4 デジタル部

ADCは、interface社のボードLPC-320724 で、24bitのADCを搭載している。それは、Analog Devices社のAD7760BSVZである。カタログによれば、ゼロ誤差ドリフトは190ppm/°Cで、ゲイン誤差ドリフトは2ppm/°Cである。

DACは、トランスタ電磁石電源の回路を参考にして基板を製作した。温度係数は5ppm/°Cである。本来、ADC、DACやバーデン抵抗は恒温槽に入れるものがあるが、今回は準備できなかったため、外気温にさらしたままで、短時間の試験をした。

3.5 制御ソフト

図3に、LHCの電磁石電源の電流安定化ループの制御回路の伝達関数を示す⁽⁴⁾。LHCのような加速の運転する場合には、最適な関数を与える必要がある⁽⁵⁾。

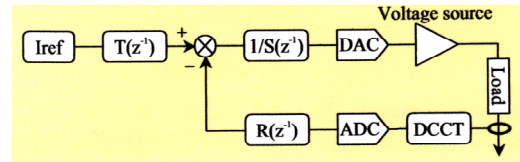


図3 LHC電源の電流安定化ループ

今回は、一定電流の運転試験であるから、単純に、図3の各伝達関数を各々、 $T(z^{-1})=1$

$$1/S(z^{-1})=1/(1-z^{-1}) \quad R(z^{-1})=\frac{1}{N} \sum_{i=1}^N z^{-i}$$

とする。

信号処理は、Windows XP で、Delphi言語でプログラミングした。1秒毎に、電流フィードバック動作をさせている。そのシーケンスは、DCCTから電流を1mS毎に読み、約0.5秒間(N=512)読み続け、そのデータを平均化処理する。これは、主として、ADCのデータに、50Hzが含まれるので、平均化で消すためである。今回の試験では、測定された電流が設定電流よりも高い場合は、DACに送るデジタルデータを1ビット下げる。逆に、低ければ、1ビット上げていくと言う単純なシーケンスとした。

4. 試験運転

4.1 電流安定性

試験運転をした例を、図4に示す。通電開始から、コイルの温度が安定するまでに半日程度は掛かるが、その途上の温度変化に伴う抵抗変化に対抗して、電流を一定に保つ動作をしている事が分る。電流の偏差を読み、最小ビットの上げ下げをプログラムで行っている。つまり、16ppmを1単位として、補正動作をしていることを示す。

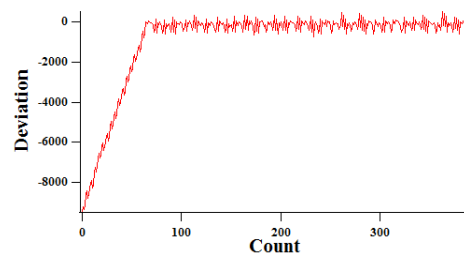


図4 安定化動作

プログラミングで、フィードバックのシーケンスを代えてみた。安定しているが、図5に、ある1分間のデータを示すが、1ビット~2ビットの振動が発生している場合もあった。

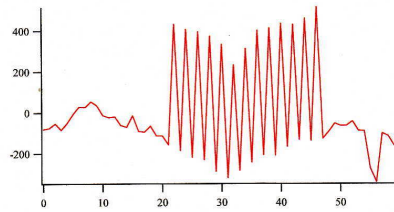


図5 発振モード(25秒継続)

次に、通電後8時間から9時間までの1時間における偏差データ(3790点)をヒストグラフにした。これを図6に示す。ガウシアンでフィティングしてみると、標準偏差は、全幅で32ppmであった。

これは、ソフトウェアのシーケンスとしては、15.3ppm以内から抜け出したデータを検出したら、1 bit (15.3ppm相当)を上下する操作を、ほぼ毎回、実施している事からも予測できる数値である。

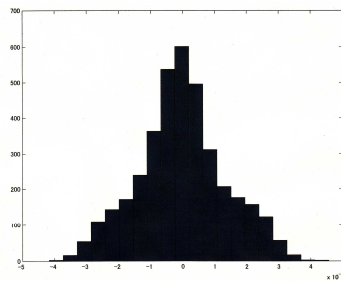


図6 電流偏差の分布

4.2 磁場安定性

電磁石の磁場をNMRで測定したデータを図7に示す。通電開始から8時間から9時間までのデータである。この測定ではドリフトが観測された。大きさは40ppm/hourである。種々の原因が考えられる。本来、基準となるべきADCを恒温槽に入れるべきであるが、今回は準備できなかったため、おそらく、その影響と思われる。さらに、また、NMRの発振器の温度安定性も調査する必要がある。

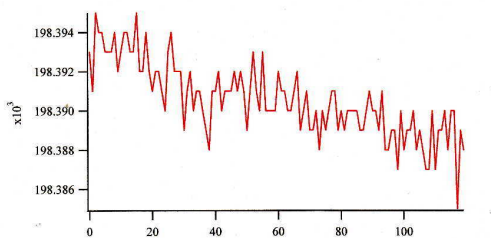


図7 磁場の時間変動(120分間)

図7は、NMR測定器をGPIBで30秒に1回読んで、通電開始後7時間から9時間までの間の24

0点のデータである。このドリフトを1次関数で近次し、短時間変動のみ残す処理をして、ヒストグラフにした。これを図8に示す。

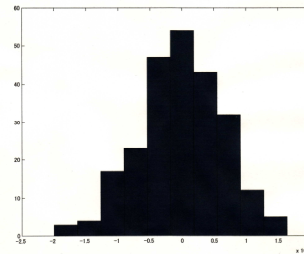


図8 磁場変動の分布

図8を、ガウシアンでフィティングして、標準偏差を計算すると、全幅で25.2ppである。

5. 実用化へのR & D

本論文のデータは、短時間での運転で得たものである。長時間で、高精度で運転するには、ADCやDCCバーデン抵抗は恒温槽に入れて温度管理せねばならない。従来は、DACを恒温槽に置いて、最も重要な機器として扱われたが、今回の方法では、DACは、完全にslaveであり、ADCがmasterの関係にある。したがって、DACに温度補償の必要はなく、分解能があればよい。オーディオ用の高いビットのDACでも良いとの報告もある⁽⁴⁾。

ゲイン誤差、オフセット誤差、積分非直線誤差は、校正によってデジタルでの補償できる。

6. まとめ

本論文では、LHCのデジタル制御型の電源を試作し、短時間運転の検査をした。実用化への最初のステップとして、有意義な知見が得られた。

参考文献

- [1] M. Bastos, et al "Developments in high-precision aspects of power converter control for LHC" PAC07 pp314-316
- [2] I. Barnett, et al "Development in the high precision control of magnet currents for LHC" PAC99 pp3743-3745
- [3] 松井邦彦 "型A-Dコンバータの使い方(2) 直流測定型の精度を引き出す" トランジスタ技術(2007年9月号213-220)
- [4] J.C.L. Brazier, et al "The All-Digital Approach to LHC Power Converter Current Control", Proceedings of the 8th International Conference on Accelerator & Large Experimental Physics Control Systems (2001) pp 453-455
- [5] F. Bordry, H. Thiesen "RST Digital Algorithm for Controlling the LHC Magnet Current" LHC project Report 258.