

AUTOMATIC FREQUENCY MATCHING FOR CAVITY WARMING-UP IN J-PARC LINAC DIGITAL LLRF CONTROL

Tetsuya Kobayashi^{1,A)}, Shozo Anami^{B)}, Shinichiro Michizono^{B)}, Zhigao Fang^{B)},
Hiroyuki Suzuki^{A)}, Seiya Yamaguchi^{B)}

A) Japan Atomic Energy Agency (JAEA), J-PARC Center
2-4 Shirakata-Shirane, Tokai, Naka, Ibaraki, 319-1195

B) High Energy Accelerator Research Organization (KEK)
1-1 Oho, Tsukuba, Ibaraki, 305-0801

Abstract

In the J-PARC Linac LLRF, for the cavity start-up, the cavity resonance is automatically controlled to be the accelerating frequency (324 MHz and 972 MHz) with a mechanical tuner installed on the cavity.

We are planning to introduce a new method of the cavity-input frequency matching into the digital LLRF control system instead of the tuner control for the cavity start-up. In order to match the frequency with the detuned cavity, the output RF frequency is modulated by way of phase rotation with the I/Q modulator, while the cavity tuner is fixed. The detuning of the cavity is obtained from phase gradient of the cavity field decay at the RF-pulse end and the phase rotation is automatically controlled by a FPGA and a DSP.

No hardware modification is necessary for this frequency modulation method. The cost reduction or the high durability for the mechanical tuner production is expected in the future.

J-PARC リニアックのデジタルLLRF制御における 空洞起ち上げのための入力周波数変調制御

1. はじめに

J-PARC[1]は、世界最大規模の大強度を目指す大型陽子加速器であり、(1)リニアック、(2)3GeV-シンクロトロン (Rapid Cycling Synchrotron, RCS)、(3)50GeVシンクロトロン (Main Ring, MR) の3種類の加速器で構成される。また、物質生命科学実験施設 (MLF)、ニュートリノ実験施設など複数の利用実験施設がある。

現在J-PARCリニアックは、324MHzのRFシステム (20台のクライストロンおよび4台の半導体アンプ) により181MeVまで加速し後段のRCリングにビームを入射している。RFパルス幅600 μ sで25Hz運転を行なっている。

また現在、当初目標である400MeVへのエネルギー増強計画が進められている。ACS(Annular Coupled Structure)空洞21台により972MHzの周波数で400MeVまで加速する。その他バンチャー、デバンチャーにACS空洞を用いる。972MHzのLLRF (Low-Level RF) 制御システムは現行の324MHzのシステムをほぼ踏襲したハードウェアとなる。

本稿では、J-PARCリニアックにおいて、何十台と並ぶ空洞にRF投入を開始する際の新たな方式について報告する。RF停止状態 (空洞が冷えた状態) からRF投入を開始する際、現在では機械的チューナーによる空洞共振周波数制御を行なっているが、新たにRFの周波数を共振周波数に合わせてシフトさせる機

能を、デジタル制御系のFPGAに組み込んだ。本方式は、チューナーを必要とせず、ACS空洞や新規に設計中のRFQ^[3]に利用に期待されている。またFPGAプログラムの変更のみで実現でき、ハードウェアの変更をまったく必要としない。この周波数シフト方式及びその動作試験結果についてまとめる。

2. デジタルFB制御システム

J-PARCリニアックに要求される加速電界の厳しい安定性 (位相、振幅変動それぞれ ± 1 度、 $\pm 1\%$ 以内) を実現するため、各空洞 (クライストロン) ユニットでは、図1に示すようにFPGAを用いたデジタルFB制御により加速電界の安定化を行なう。更に

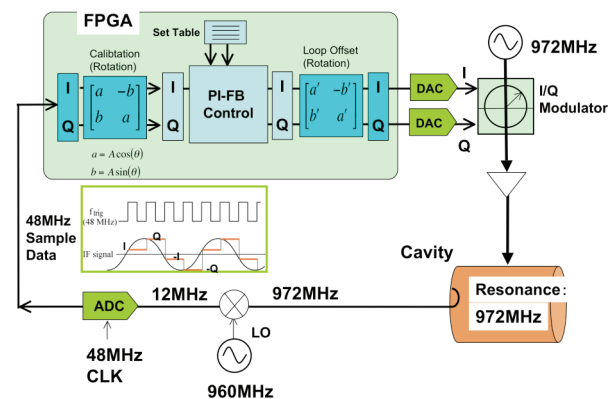


図1 : デジタルFB制御系ブロック図 (972MHz)。

¹ E-mail: tetsuya.kobayashi@j-parc.jp

フィードフォワード (FF) 制御を併用することでビーム負荷補償に対応している^[4]。このデジタル制御系はcPCI筐体モジュールで構成される。

空洞のピックアップモニター信号 (324MHz) は LO (312MHz基準信号) により12MHzの中間周波数 (IF) にダウンコンバートされ、それをIFの4倍の周波数 (48MHz) でサンプル (14bit-AD変換) することで、I成分とQ成分を得る。得られたI,Q成分に対し、予めセットされた波形データテーブルで比例・積分 (IP) 制御を行ないI/Q変調器で出力を制御する。

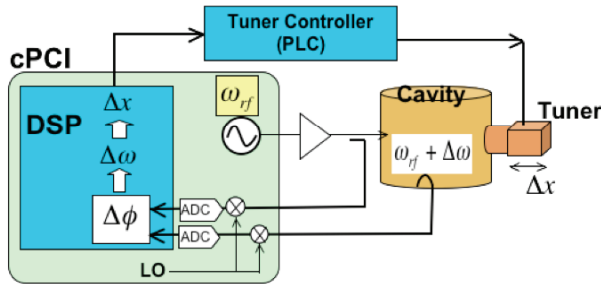


図2: DSPによる空洞チューナー制御。

3. 空洞起ち上げシーケンス制御

加速空洞の運転状態 (定格RF投入状態) と停止状態 (空洞が冷えた状態) では、温度変化により空洞の共振周波数が大きく変わるため空洞に取り付けられている機械的チューナーによって、加速周波数に合わせる制御を行なっている (ここでの話はビーム加速のためのdetuningは考えない)。

LLRFにおける信号源 (発振器) は周波数固定のため、共振周波数がずれると空洞にパワーが入らないので、停止状態から最初にRFを投入する際は、先ずチューナーで共振周波数を合わせてから、低いレベルから徐々に電力を上げていく。その間もチューナー制御を行ない共振周波数を追いかける。定格レベルまで立ち上がるとFB制御をかけ、加速可能な状態となる。この一連の動作はすべて自動で制御され、我々はスロースタートと呼んでいる。

チューナー制御はデジタル制御系(cPCI)のDSPにより、空洞の入力信号とピックアップ信号の位相差から、共振数週のずれを補正するようにチューナーを移動させる (図2)^{[4][5]}。

4. 周波数シフトによるスロースタート

前項に示すスロースタートではチューナー制御のため早い応答はできず、定格に達するまでに非常に時間がかかる (1分以上要する)。また、チューナーを頻りに動かすため、チューナーの耐久性が懸念される。更には、RFQやACS空洞のような複雑な構造では機械的チューナーが好ましくない場合もある。

そこで新たに、チューナーを固定したままで、空洞投入の周波数を共振周波数に合わせる (シフトさせる) 方式を開発し、FPGAに組み込んだ。この周

波数シフト方式はFPGAプログラムの変更のみで実現でき、ハードウェアの変更をまったく必要としない大きなメリットがある。

周波数をシフトさせる方法として、前述のように発振器の周波数は固定のため、IQ変調器により一定の速さで位相回転させる (図4)。すなわち、 $\Delta\omega$ を離調度とすると、スロースタート時においてFPGAによりIQ変調に与えるI,Q成分を次のようにDAC出力する (Aは振幅、tは時間)。

$$I = A \cdot \sin(\Delta\omega \cdot t), \quad Q = A \cdot \cos(\Delta\omega \cdot t)$$

FPGAは48MHzクロックで動作するので、tは48MHzの周期 Δt で離散的に位相回転することになる

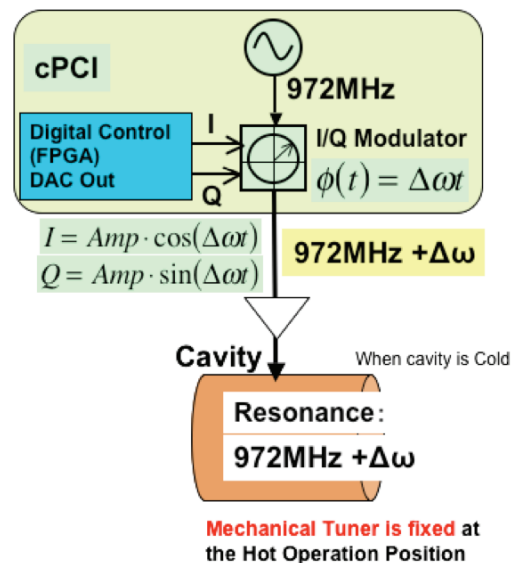


図3: IQ変調器の位相回転による周波数シフト

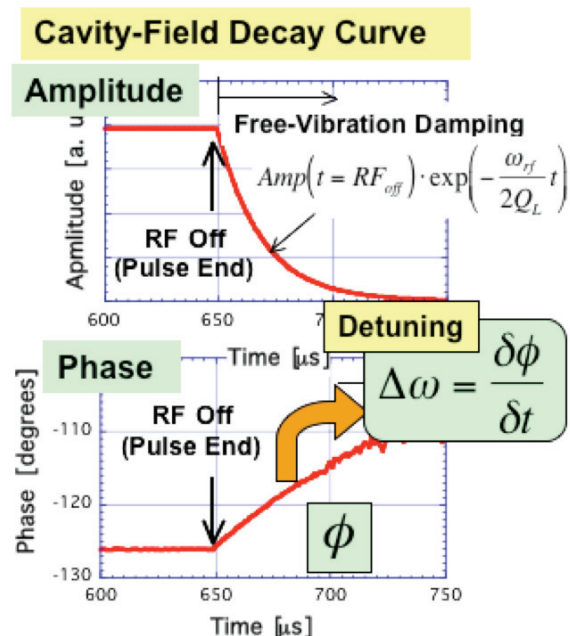


図4: 空洞減衰時の位相変化から調度を求める。

が、共振周波数のズレは最大100kHz程度なので、十分な時間分解能である。

$\Delta\omega$ は、次式のように、RFパルス立ち下がり中空洞が自由振動で減衰する際の位相の時間的変化により求められる(図5)。

$$\Delta\omega = \frac{\delta\phi}{\delta t}$$

これによりパルス毎で測定し、周波数をシフトさせる。ただし、最初の投入時は、 $\Delta\omega$ は測定できないので、予め空洞が冷えた状態の初期値を与えておく。

5. 周波数自動制御結果

本機能の動作試験は既存の324MHzのRFシステムを用いて行なった。その結果を図6、7に示す。図6は離調度を20kHzとした時のDAC出力(IQ変調器に与えるI,Q成分)を示す。横軸時間でRFパルス600 μ s間の変化をプロットしている。その時の出力信号の周波数スペクトラムを図7(上)に示す。図7(下)は離調度を200kHzとした場合である。

また大電力試験として、DTL空洞で周波数シフト方式によりスロースターの試験を行なった。停止状態(離調度10kHz程度)から、機械的チューナーは固定したまま、周波数をシフトさせRF投入した。その結果、期待通り、共振周波数がずれた空洞にパワーが投入され、大きな反射もなく定格運転レベルまで上げること成功した。

ここで注意が必要である。DTL空洞のようにQ値が高く減衰時間が長い場合は離調度の測定が容易になるが、ACS空洞では周波数が高くQ値が低いため、減衰時間は数 μ s~10 μ s程度となり離調度の測定が難しくなる。位相変化率を求めるサンプル点を任意に変えられるようDPSプログラムの改善を行なった。2009年9月にACS空洞を用いた大電力試験を行なう予定である。

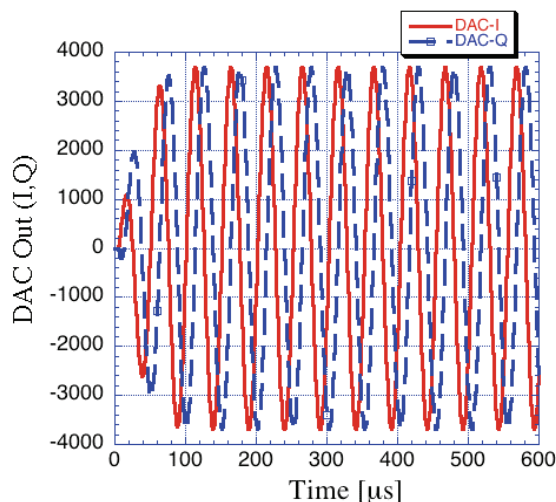


図5：離調度 20kHz における IQ 変調器への制御電圧 (I,Q 成分の DAC 出力)。(RF パルス幅 600 μ s)

6. まとめ

RF停止状態から空洞を起ち上げる際において、空洞に投入する周波数を共振周波数に合わせてシフトさせる機能を、デジタル制御系のFPGAに新たに組み込んだ。これは、これまでの機械的チューナーによる空洞共振周波数制御に代わるもので、ハードウェア変更をまったく必要としない。周波数シフトは、IQ変調器によって一定の速さで位相回転させることで実現する。空洞電界の減衰波形(位相変化率)から空洞離調度を求め、DSP/FPGAにより自動で周波数シフト制御が行われる。DTL空洞の大電力試験において、この周波数シフト方式による空洞起ち上げに成功した。機械的チューナーを頻繁に動かすことが適当でないACS空洞やRFQにおいて、本機能が期待されている。

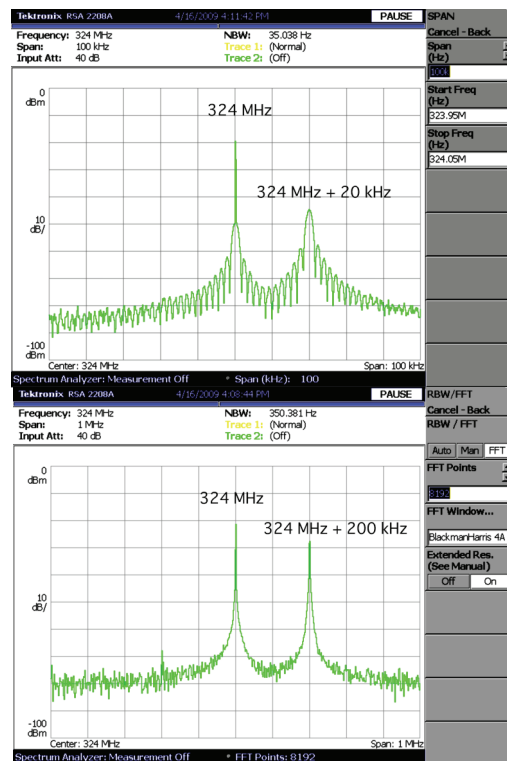


図6：周波数シフト制御時の出力信号のスペクトル。上が 20k-Hz シフト時、下が 200kHz シフト時。

参考文献

- [1] URL: <http://www.j-parc.jp/>
- [2] T. Kobayashi, et al., "Performance of J-PARC Linac RF System", Proc. of PAC07, p. 2128 (2007).
- [3] T. Morishita, et al., "Engineering design of RFQ at J-PARC linac", in this annual meeting (2009).
- [4] S. Michizono, et al., "Performance of a Digital LLRF Field Control System for the J-PARC LINAC", Proc. of LINAC2006, p. 574 (2006).
- [5] S. Anami, et al., "Control of the Low Level RF System for the J-Parc Linac", Proc. of LINAC2004, p. 739 (2004)