

# FL-net上に構築されたPLCベースの加速器制御システム

加藤 龍好<sup>1</sup>、磯山 悟朗、柏木 茂、山本 保、末峰 昌二、吉田 陽一、  
菅田 義英、古澤 孝弘、関 修平、田川 精一

大阪大学産業科学研究所

〒567-0047 大阪府茨木市美穂ヶ丘8-1

## 概要

大阪大学産業科学研究所のLバンドライナックは、昨年度、クライストロン及びクライストロン用モジュレータ電源、サブハーモニックバンチャー用RF源、冷却水装置、電磁石電源など、加速器を安定化させるための機器更新が行なわれた。それに伴い、プログラマブル・ロジック・コントローラとパーソナル・コンピュータを主体とした計算機制御システムが導入された。これらの機器は、FA用に標準化されたFL-netと呼ばれる通信ネットワークで接続されている。

## 1. はじめに

大阪大学産業科学研究所（以下、阪大産研）のLバンド電子ライナックは、1978年に運転を開始し、高強度の単バンチ電子ビームを加速できるライナックとして稼動してきたが、昨年度クライストロン及びクライストロン用モジュレータ電源、サブハーモニックバンチャー用RF源、冷却水装置など、加速器の安定化・高精度化を目指した機器更新が行なわれた[1][2]。しかし、これらの機器が協調的に動作し、さらに高い精度で再現性を持たせるためには計算機による制御が必要不可欠となる。そのために、これらの機器更新と合わせて、計算機制御システムの導入が行われた。

この制御系では、制御機器への配線距離と配線数を減らして、今後のメンテナンスを容易にするために、部屋ごとにプログラマブル・ロジック・コントローラ（PLC）を配置して、機器をそれに接続し、PLC間はネットワークで接続することにした。これにはFA用に標準化されたFL-netと呼ばれる通信ネットワークを採用した。電磁石電源等も、省配線化のためにRS-485などのシリアル通信I/Oを持った機器への更新を進めた。この制御システムの詳細設計とPLC盤の製作は東芝が担当し、現在試験運転を行っている。本研究では、この制御システムの構成について報告する。

## 2. 制御系の構成

### 2.1 システム構成

制御系のシステム構成の概略を図1に示す。この

システムは、オペレータに対するユーザーインターフェースとなる複数台のOperator PC(OP-PC)と、制御対象機器を直接コントロールするDevice Control Station (DCS)により構成される。DCSはPLCとそのIOモジュールにより構成される。DCSは制御室(Control Room)に3台（CNT1-DCS, IL-DCS, LNC1-DCS）と加速器本体室(Linac Room)に4台（LNC2-DCS-1～LNC2-DCS-4）が配置される。今回のLバンドライナック改造で更新されたクライストロン用モジュレータ電源(KLY-MOD)とサブハーモニックバンチャー用RF源(SHPB1-PS, SHPB2-PS, SHPB3-PS)は独立したPLC盤をその制御装置として内蔵しており、DCSと同格の構成要素となる。

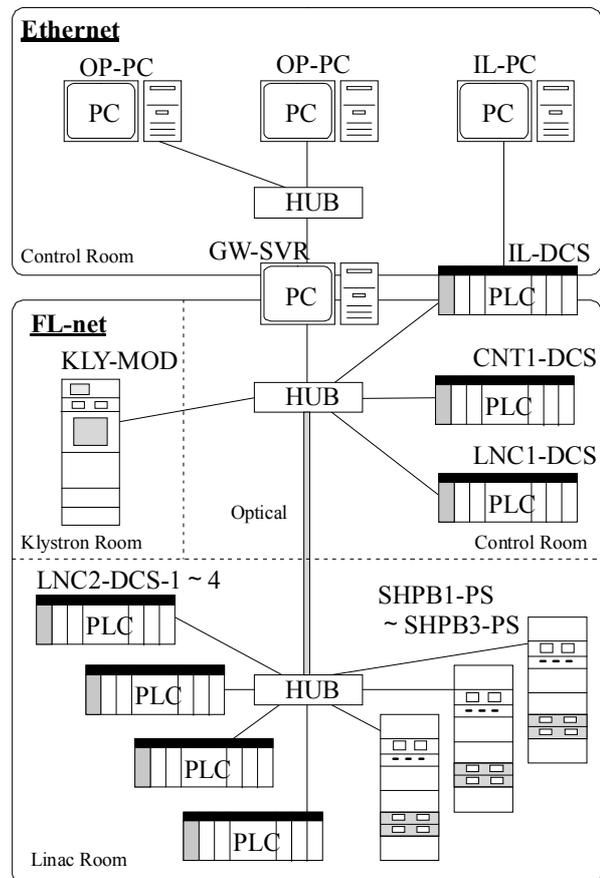


図1：制御系のシステム構成

<sup>1</sup> E-mail: kato@sanken.osaka-u.ac.jp

## 2.2 ネットワーク

制御室、加速器本体室、クライストロン室 (Klystron Room) に分散配置されたDCSは、ネットワークにより相互接続される。今回、このDCS間を接続するネットワークにはFL-netを採用した。FL-netは主要制御機器メーカーが仕様策定に参加した次世代FA用標準ネットワークで、異なるメーカーのFL-net対応製品同士の間で相互通信が可能となる。またFL-netは通信プロトコルとしてUDP/IPを使用しているため、物理層として市販のEthernet用の通信ケーブルやHUBが使用可能となる。

PLC - PLC間は、このFL-net上のデータ領域 (コモンメモリ) を共有することで相互に通信を行っている。他方、PC-PC間の通信には通常のEthernetを用いるため、FL-netとEthernetの間の仲介を行う機器が必要となる。そのために1台のPCにFL-netインターフェイスソフトをインストールして、Gateway Server (GW-SVR) とした。GW-SVRはFL-net上のコモンメモリに保持されたデータを他のOP-PCから利用できる形に変換・提供するデータベース・サーバーとしての機能を持つ。

## 2.3 PLC

PLCはプログラム内蔵方式でシーケンス制御を行う工業用電子装置であり、FAの分野では広く用いられている。最近では加速器制御の一部または全体に利用されることも多くなってきている。PLCはCAMACやVME、VXIなどの制御機器と比較して格段に安価であり、FA分野で広範囲な利用状態からボード類の安定供給が見込まれ、長期にわたって保守部品を必要とする加速器の制御系では今後重要な構成要素となると考えられる。電磁石電源やモータードライバなどの制御機器は、PLCのIOモジュールに接続され、PLCを介して遠隔制御される。DCSで用いるPLCはこの制御システムの中核となる部分であり、これにどの機種を採用するかは今後この制御系の拡張性を左右する重要事項である。我々は制御対象となるライナックの規模と制御点数、処理速度、拡張性、プログラミングの容易さなどを考慮して、横河電機製のFA-M3を採用することにした。

## 2.4 機能分担

制御室に配置されたDCSの中で、CNT1-DCSは基本的に制御卓に設置された機器の制御と加速器本体室のなかで制御室に近い側の電磁石電源の制御を、IL-DCSは安全系インターロックを、LNC1-DCSは真空計とガウスメーターを統括する。加速器本体室では、LNC2-DCS-1がビームシャッター、真空バルブ、イオンポンプ電源、ビーム・プロファイル・モニタを監視、制御し、LNC2-DCS-2はRFパワー伝送路の可変減衰器、位相器と電子銃のパルス長切り替えモーターを制御する。LNC2-DCS-3は電子銃回路のFilament、Bias、Gridの電圧調整と、将来ビームライ

表1：使用モジュール

No.	モジュール名称	型式	数
1	ベースモジュール	F3BU13-0N/D2	7
2	電源モジュール	F3PU30-0N	7
3	CPUモジュール	F3SP53-4S	7
4	BASICモジュール	F3BP20-0N	3
5	FL-netモジュール	F3LX01-0N	7
6	Ethernetモジュール	F3LE11-0T	1
7	DI64モジュール	F3XD64-3F	5
8	DI32モジュール	F3DX32-5F	3
9	DO64モジュール	F3YD64-1F	3
10	AI8モジュール	F3AD08-1N	7
11	AO4モジュール	F3DA04-1N	3
12	位置決めモジュール	F3NC11-0N	14
13	RS232Cモジュール	F3RS22-0N	4
14	RS422/485モジュール	F3RS41-0N	12

ン上のスリットを制御系に取り込むための予備モジュールをもつ。LNC2-DCS-4は加速器本体室のなかで制御室から遠い側に配置された電磁石電源の制御を行う。また、今回の改造でタイミング系を更新するが、制御システムの試験運転と平行して開発を進めて行くために、PCのPCIスロットにGP-IBボードを搭載して、PC上で制御を行うことにした。

## 2.5 モジュール構成

7台のDCSはそれぞれ異なる役割を担い、必要とするモジュール数やCPU能力が異なるが、今後の保守と予備部品のことを考えて、ベースモジュール、電源モジュール、CPUモジュールを統一した。基本的なI/Oモジュールとして、デジタル入力(DI)、デジタル出力(DO)、アナログ入力(ADC)、アナログ出力(DAC)モジュールを使用するが、これ以外にはパルスモーター用の位置決めモジュール、真空計やビデオスイッチャー、ガウスメーターを制御するRS232Cモジュール、電磁石電源用のRS485モジュールを使用した。これらのシリアル通信で制御する機器は、PLCのラダー言語ではプログラムを組み難いところがあるので、専用にBASIC CPUモジュールを用意した。これは横河製のFA-M3では1枚のベースモジュールに4枚のCPUモジュールを組み込んで、それぞれ異なるI/Oモジュールを制御させることが出来るという特徴を利用した構成である。DCS間の通信用にFL-netモジュールを使用し、安全系のインターロックを担うDCSには表示用PCと直接通信するためのEthernetモジュールを用意した。今回使用したモジュールの一覧を表1に示す。

## 4 . ソフトウェア

### 4.1 階層構造とデータの流れ

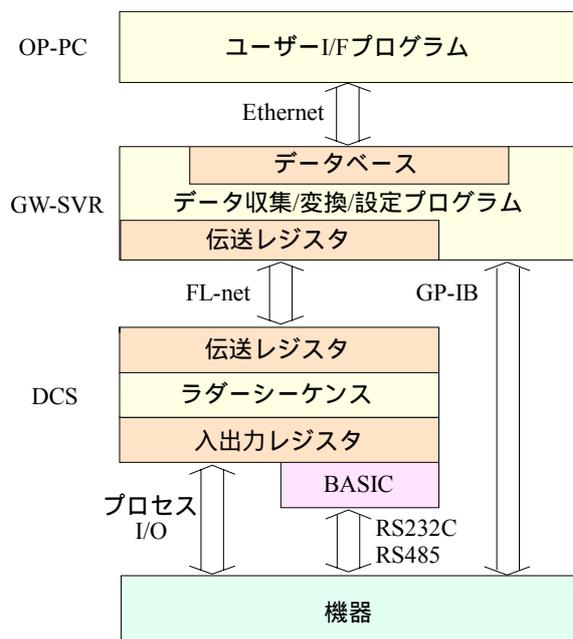


図 2 : ソフトウェア階層構造

制御系のソフトウェア階層構造の概略を図2に示す。DCSはDI、ADC等のプロセスI/Oを通じて機器の値を入力レジスタに取り込む。一部のシリアル通信機器に関しては、BASICモジュール上のプログラムがそのシーケンスを行う。DCSのラダーシーケンスが入力レジスタの値をFL-netモジュールの伝送レジスタに反映させる。FL-netモジュール同士は与えられたノード番号にしたがってサイクリックに通信を行い、一定時間間隔で伝送レジスタ上のデータを更新する。GW-SVRは、FL-net通信により伝送レジスタに書き込まれたデータとGP-IBから収集したデータをもとに制御システムのデータベースを更新する。OP-PCはGW-SVRのデータベースにアクセスすることで、機器の最新の値を読み取り、操作画面上にそれを表示する。オペレータがOP-PC上でおこなった操作は、逆の流れで機器に反映される。

#### 4.2 操作画面構成

OP-PC上の操作画面は、(1)運転操作の画面展開の基となるメニューと系統図を備えたメイン画面、(2)加速器全体の起動、停止などの総合的なシーケンスを行う総合運転画面、(3)個々の機器を単体で

動作させる個別運転画面、(4)真空度や電流値などのアナログ値を時系列グラフで表示するトレンド画面等から構成される。図3に総合運転画面の例を示す。

#### 4.3 故障の検出と処理

制御対象となる機器が故障をしてもそれが致命的なものでない限り運転を止めないことを基本としている。しかし、DCS本体の故障は機能分担された領域全体に影響を与えるため、致命的な故障と成り得る。一般のDCSに関してはFL-netの通信途絶をもって故障と判断し、OP-PC上の操作画面にこれを表示してオペレータの指示を求める。ただし安全系インターロックを担うIL-DCSに関しては、発生した時点で直ちにライナックを停止する必要がある。FA-M3には、CPUで検出できる正常状態（故障無し）をPLCの電源モジュールから無電圧接点で出力する機能が備わっている。IL-DCSが電子銃電源に送り出す高圧許可信号(DO)にこの正常信号を物理的なりレーロジックでANDを取ってから電子銃に送ることで、IL-DCSに故障が発生した場合には直ちに電子銃の高圧が停止されるようにしている。

#### 参考文献

- [1] G. Isoyama, R. Kato, Y. Honda, T. Yamamoto, Y. Yoshida, T. Kozawa, S. Suemine, S. Seki and S. Tagawa, "Remodeling of the L-band Linac at ISIR, Osaka University", Proceedings of the 27th Linear Accelerator Meeting in Japan, Kyoto, Aug. 7-9, 2002, pp.115-117.
- [2] 加藤龍好、磯山悟朗、柏木茂、山本保、末峰昌二、吉田陽一、菅田義英、古澤孝弘、関修平、田川精一、"阪大産研Lバンドライナックの改造と性能評価", Proceedings of the 28th Linear Accelerator Meeting in Japan, Tokai, Jul. 30 -Aug. 1, 2003, WD-5.

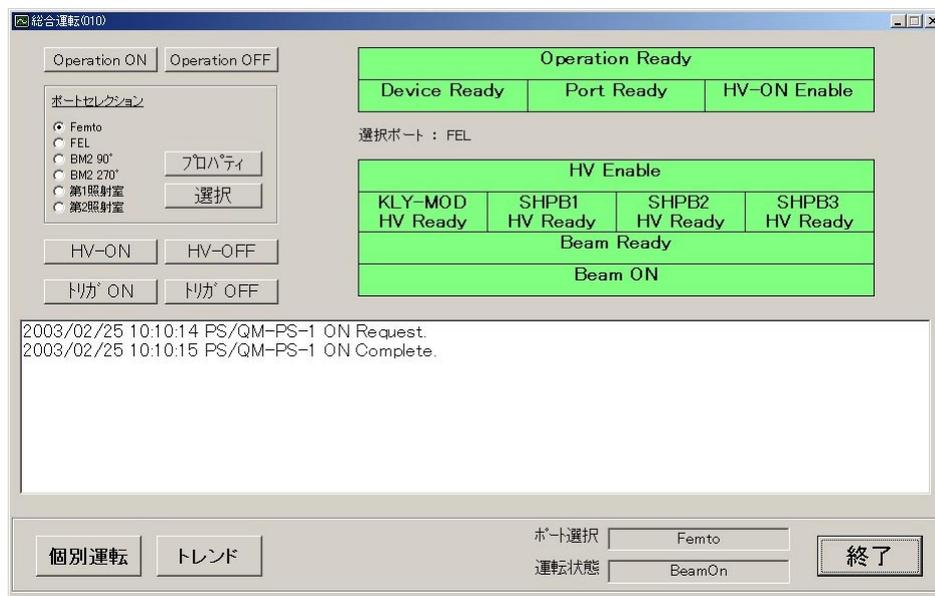


図 3 : 運転画面の一例